

入力 64 点 / 出力 64 点  
絶縁型パラレル I/O ボード

# aPCI-9131

---

ユーザーズマニュアル

第 2 版



## ご注意

1. 本製品の外観や仕様及び取扱説明書に記載されている事項は、将来予告なしに変更することがあります。
2. 取扱説明書に記載のすべての事項について、株式会社アドテックシステムサイエンスから文書による許諾を得ずに行う、あらゆる複製も転載も禁じます。
3. この取扱説明書に記載されている会社名及び製品名は、各社の商標又は登録商標です。
4. 取扱説明書の内容を十分に理解しないまま本製品を扱うことは、絶対におやめください。本製品の取扱いについては安全上細心の注意が必要です。取扱説明書の内容を十分に理解してから本製品をご使用ください。

# 製品の保証について

## 保証規定

### 1. 保証の範囲

- 1.1 この保証規定は、弊社 株式会社アドテックシステムサイエンスが製造・出荷し、お客様にご購入いただいたハードウェア製品に適用されます。
- 1.2 弊社によって出荷されたソフトウェア製品については、弊社所定のソフトウェア使用許諾契約書の規定が適用されます。
- 1.3 弊社以外で製造されたハードウェア又はソフトウェア製品については、製造元 / 供給元が出荷した製品そのままを提供いたしますが、かかる製品には、その製造元 / 供給元が独自の保証を規定することがあります。

### 2. 保証条件

弊社は、以下の条項に基づき製品を保証いたします。不慮の製品トラブルを未然に防ぐためにも、あらかじめ各条項をご理解のうえ製品をご使用ください。

- 2.1 この保証規定は弊社の製品保証の根幹をなすものであり、製品によっては、その取扱説明書や保証書などで更に内容が細分化され個別に規定されることがあります。したがって、ここに規定する各条項の拡大解釈による取扱いや特定目的への使用に際しては十分にご注意ください。
- 2.2 製品の保証期間は、製品に添付される「保証書」に記載された期間となり、弊社は、保証期間中に発見された不具合な製品について保証の責任をもちます。
- 2.3 保証期間中の不具合な製品について、弊社は不具合部品を無償で修理又は交換します。ただし、次に記載する事項が原因で不具合が生じた製品は保証の適用外となります。

事故、製品の誤用や乱用

弊社以外が製造又は販売した部品の使用

製品の改造

弊社が指定した会社以外での調整や保守、修理など

- 2.4 弊社から出荷された後に災害又は第三者の行為や不注意によってもたらされた不具合及び損害や損失については、いかなる状況に起因するものであっても弊社はその責任を負いません。
- 2.5 原子力関連、医療関連、鉄道等運輸関連、ビル管理、その他の人命に関わるあらゆる事物の施設・設備・器機など全般にわたり、製品を部品や機材として使用することはできません。もし、これらへ使用した場合は保証の適用外となり、いかなる不具合及び損害や損失についても弊社は責任を負いません。

## 製品に同梱されるもの



本ボードは次の3点より構成されております。開封後、すぐにご確認ください。

1	本体 aPCI-9131	1個
2	お客様登録カード / 保証書 1	1枚
3	コネクタ付きケーブル	2本

- 1 お客様登録カードにご記入の上、是非ともご返送ください。お客様がお買い求めになったボードに万一の故障があった場合などに素早く対応できます。また、よろしければ裏面のアンケートにもご協力下さい。アドテックシステムサイエンスは今後もお客様の声を活かした製品作りを心掛けてまいります。

# MEMO

# 目次

ご注意 .....	i
製品の保証について .....	ii
保証規定 .....	ii
1. 保証の範囲.....	ii
2. 保証条件 .....	ii
製品に同梱されるもの.....	iv
目次.....	vi
はじめに .....	ix
安全上のご注意 .....	x
 警告 .....	x
 注意 .....	xi
<u>第1章 製品概要</u> .....	1
1.1 概要と特長 .....	1
1.1.1 概要.....	1
1.1.2 特長.....	1
1.2 製品型番について .....	3
1.3 外観図と各部の名称.....	4
<u>第2章 初期設定と実装</u> .....	6
2.1 スイッチ/ジャンパの設定（工場出荷時の設定） .....	6
2.1.1 ボードセレクトナンバー（BSN）の設定.....	6
2.1.2 ジャンパ設定と外部電源について(*P*モデル).....	7
2.2 PC本体への実装 .....	11
2.3 外部機器との接続方法 .....	13
2.3.1 コネクタピンアサイン .....	13
2.3.2 ケーブル番号 .....	16
2.3.3 入力部の接続例.....	18
2.3.4 出力部の接続例.....	20
<u>第3章 回路構成とその機能</u> .....	23
3.1 ブロック図 .....	23



3.2	各ブロックの構成と機能.....	23
3.2.1	コンパクト PCI バス .....	23
3.2.2	APIC21.....	23
3.2.3	入力回路 .....	24
3.2.4	出力回路 .....	25
3.2.5	チャタリング除去フィルタ.....	27
3.2.6	ハンドシェイクモードコントローラ .....	27
3.2.7	割り込みコントローラ .....	28
<b>第4章 ボードの制御方法 .....</b>		<b>29</b>
4.1	I/O ポートの解説 .....	29
4.2	I/O ポート構成.....	29
4.3	入・出力部.....	30
4.3.1	入力ポートレジスタ (8ビット×8ポート) .....	30
4.3.2	出力ポートレジスタ (8ビット×8ポート) .....	31
4.3.3	フィルタタイムレジスタ .....	32
4.4	ハンドシェイクモード部.....	34
4.4.1	ハンドシェイクモード.....	34
4.4.2	データ入力のハンドシェイクモード .....	35
4.4.3	データ出力のハンドシェイクモード .....	35
4.4.4	STB・ACK_IN 入力レジスタ .....	36
4.4.5	STB・ACK/RDY_OUT 出力レジスタ.....	37
4.4.6	STB_IN イネーブルレジスタ .....	38
4.4.7	STB・ACK ステータスレジスタ.....	39
4.4.8	STB・ACK ステータスクリアレジスタ .....	40
4.4.9	ACK/RDY モードレジスタ .....	41
4.4.10	LED 制御レジスタ .....	42
4.5	割り込み部.....	43
4.5.1	APIC21 割り込みフラグレジスタ .....	43
4.5.2	APIC21 割り込み要因クリアレジスタ .....	44
4.5.3	入力ポート割り込みステータスレジスタ .....	45
4.5.4	入力ポート割り込み要因クリアレジスタ .....	46
4.5.5	割り込みイネーブルレジスタ .....	47
4.5.6	入力ポート割り込みポラリティレジスタ .....	49
4.5.7	タイマカウントレジスタ .....	50
4.6	BSN ステータスレジスタ .....	51
<b>第5章 製品仕様.....</b>		<b>52</b>
付録 A コネクタピンアサイン一覧表 .....		a
製品のメンテナンスについて.....		c

製品のお問い合わせについて.....	d
改訂履歴.....	e

## はじめに

aPCI - 9131 は、入力 64 点 / 出力 64 点絶縁型パラレル I/O ボードです。aPCI - 9131 をよりご活用いただくためにも、製品は、本書の内容を十分にご理解されてからご使用ください。

この取扱説明書は、製品の使用中に分らないことが出てきたときいつでも読み返せるよう、大切に保管してください。また、誰かに取扱いを説明するときには、この取扱説明書を必ず読み返すようにしてください。

取扱説明書が汚れるなどして内容を読むことができないときや紛失したときは、お求めの販売店又は株式会社アドテックシステムサイエンスの各営業所に相談してください。

本製品をお使いいただくには、DOS/V コンピュータや Windows® についての一般的な知識が必要です。この取扱説明書は、お読みになるユーザーが DOS/V コンピュータや Windows® の使い方については既にご存知なことを前提に、製品の使いかたを説明しています。もし、DOS/V コンピュータや Windows® についてご不明な点がありましたら、それらの説明書や関係書籍等を参照してください。

## 安全上のご注意

ここに示す注意事項は、製品を安全に正しくお使いいただき、あなたや他の人々への危害や財産への損害を未然に防ぐためのものです。

注意事項は、誤った取扱いで生じる危害や損害の大きさ、又は切迫の程度によって内容を「警告」と「注意」の2つに分けています。

「警告」や「注意」はそれぞれ次のことを知らせていますので、その内容をよくご理解なさってから本文をお読みください。

**警告**：この指示を無視して誤った取扱いをすると、人が死亡したり重傷を負ったりすることがあります。

**注意**：この指示を無視して誤った取扱いをすると、人が傷害を負ったり、物に損害を受けたりすることがあります。



### 感電や火災の危険があります

湿気や水分の多いところ、風呂場など水を扱うところ、雨の当たるところなどでの使用は絶対におやめください。感電することがあります。

ぬれた手で機器を取扱うことは絶対におやめください。感電することがあります。

機器を分解したり改造したりしないでください。火災を起こしたり、感電したりすることがあります。

発熱、発煙、異臭など、もし機器に異常が生じた場合は、すぐにコンピュータ及び機器の電源を切ってください。そのまま使用すると、火災を起こしたり、感電したりすることがあります。

金属物やそのカケラ、水やその他の液体など、もし異物が機器の内部に入った場合は、すぐにコンピュータ及び機器の電源を切ってください。そのまま使用すると、火災を起こしたり、感電したりすることがあります。

## 注意

### 取扱いによっては けがをしたり機器を損傷することがあります

#### 設置

ぐらついたり傾いたりなど不安定なところには置かないでください。機器が落ちたり倒れたりしてけがをすることがあります。

#### 環境

直射日光の当たるところや、極端に高温になるところ、又は低温になるところ、湿度の高いところなどでは使用しないでください。機器の故障や誤動作の原因になります。

#### ほこり

ほこりなどが多いところでは使用しないでください。機器の故障や誤動作の原因になります。もし長期間使用しないときは、ほこりや異物が機器の中に入らないよう、カバーなどで機器を包んでください。

#### 結露

環境に急激な温度差が生じると結露します。もし結露したときは、必ず時間をおき、結露がなくなってからご使用ください。結露したまま使用すると、機器は誤動作をしたり故障したりすることがあります。

#### 落下

機器の持ち運びは慎重に行なってください。落としたりすると、けがをしたり、機器の故障の原因になります。

#### 過電圧・過電流

ケーブルをつないだりはずしたりするときは、コンピュータ及び接続機器の電源を必ず切ってください。電源を入れたままでケーブルの着脱を行うと、過電圧や過電流によって機器をこわすことがあります。

#### 静電気

機器を静電気破壊から守るため、基板上の IC やコネクタの接触部分には手を触れないでください。不用意にさわると、からだにもった静電気によって機器をこわすことがあります。



# 第 1 章 製品概要

## 1.1 概要と特長

### 1.1.1 概要

aPCI-9131 は入力 64 点/出力 64 点の絶縁デジタル入出力機能を付加する、Compact PCI Specification Rev2.1 に準拠した 6U サイズ Compact PCI ボードです。

### 1.1.2 特長

#### 入力部

- (1)外部電源電圧+12V ~ +24V の範囲で 64 点の平行入力が可能です。これらの信号線は、フォトカプラによりシステム本体回路と絶縁されているため、接地電位差、サージ電圧などの影響を受けにくくシステムの信頼性の向上がはかれます。
- (2)入力信号にデジタルチャタリング除去フィルタを内蔵していますので、スイッチ入力時等に発生するチャタリングを除去することが可能です。ソフトウェアにより制御することができます。  
(詳細は「第 4 章 ボードの制御方法」の「4.3.3 フィルタタイムレジスタ」を参照してください)

#### 出力部

- (1)64 点の平行出力が可能です。これらの信号線は、フォトカプラによりシステム本体回路と絶縁されているため、接地電位、サージ電圧などの影響を受けにくくシステムの向上がはかれます。
- (2)出力信号は、最大 200mA まで電流を駆動することができます。  
(D\*\*モデル)

## ハンドシェークモード部

同期制御信号を使用し、外部回路と同期をとってデータを入出力するハンドシェークモード機能をサポートします。入力部は STB\_IN、ACK\_OUT により、出力部は STB\_OUT、ACK\_IN によりハンドシェークモードを制御することができます。

(詳細は「第4章 ボードの制御方法」の「4.4 ハンドシェークモード部」を参照してください)

## その他

- (1)PCI バスに準拠したボードであるため I/O アドレスや IRQ のリソース情報は自動的に設定されます。
- (2)同時に実装されている複数のボードを区別するために、BSN(Board Select Number)スイッチを内蔵しています。このスイッチを設定することによって最大 16 枚のボードをアプリケーションが認識できます。
- (3)全ての入出力信号に EMI フィルタを実装し、EMC 対策を施したフロントパネルを採用しています。
- (4)各入力ポートの最下位ビット、同期制御信号 (STB\_IN,ACK\_IN) を割り込み要因として使用することができます。

(詳細は「第3章 回路構成とその機能」の「3.2.7 割り込みコントローラ」、「第4章 ボードの制御方法」の「4.5 割り込み部」を参照してください)

- (5)インターバルタイマによるタイマ割り込みを使用できます。  
(詳細は「第3章 回路構成とその機能」の「3.2.7 割り込みコントローラ」、「第4章 ボードの制御方法」の「4.5 割り込み部」を参照してください)



## 1.2 製品型番について

本製品には、以下のタイプがあります。お買い求めになった製品が、お客様の目的にあったものか、製品名をご確認ください。

aPCI-9131***	
	E:高サージ耐圧モデル
	L:ノーマルモデル
	P:DC-DCコンバータ内蔵モデル
	L:ノーマルモデル
	D:高出力電流モデル(200mA MAX)
	L:ノーマルモデル(50mA MAX)

図 1.1 製品型番

### 高サージ耐圧モデル

すべての入出力信号にバリスタを実装し、サージ電圧からシステムを保護します。

### DC - DC コンバータ内蔵モデル

絶縁型の DC - DC コンバータが内蔵されています。  
その DC - DC コンバータにより、内部電源の+5V を+12V に変換して 2 次側の回路や外部回路に供給することができます。

### 高出力電流モデル

フォトカプラ(PC356NT 又は相当品)出力の次段に駆動能力の高いトランジスタ (2SD1615A 又は相当品) を搭載します。  
最大 200mA の出力電流を駆動できます。

### 1.3 外観図と各部の名称

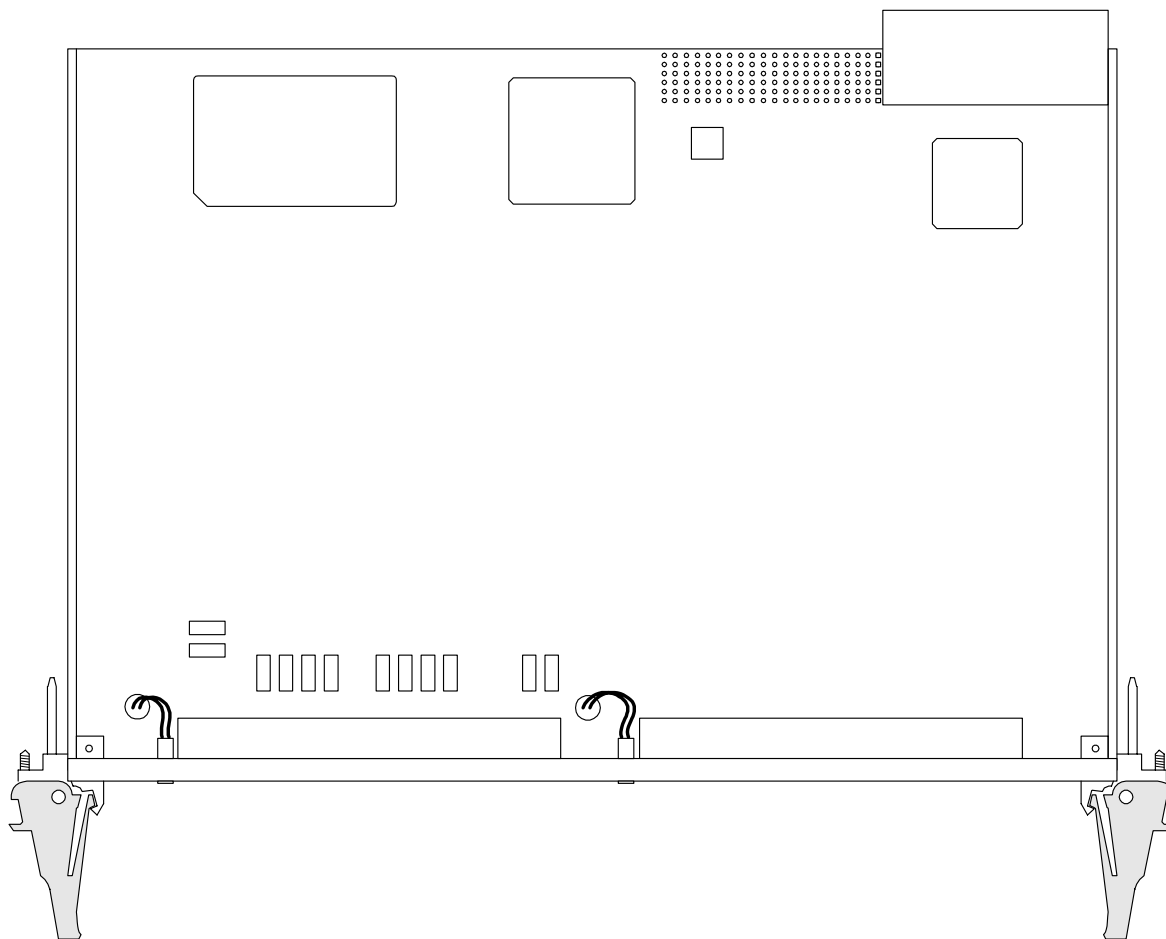


図 1.2 外観図

#### 各部名称

本ボードの各部の名称を以下に、外観図と対応する番号を上図に示します。

コンパクト PCI HM コネクタ

CN1 : 入力系外部接続コネクタ

CN2 : 出力系外部接続コネクタ

DC1 : DC - DC コンバータ

本ボードに搭載された DC - DC コンバータは絶縁型で、バス上の+5V を+12V に変換して外部回路に供給します。(\*P\*モデル)

JP1

JP2

JP3

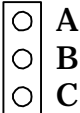
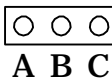
JP4

JP5

JP6

JP7  
 JP8  
 JP9  
 JP10  
 JP13  
 JP14  
 SW1 : ボードセレクトナンバー(BSN)スイッチ  
 LED1  
 LED2

**\*P\*モデル:** ジャンパポスト KEL DSP03-003-432G(又は同等品)が実装されます。出荷時は、JP1 ~ JP10 は A - B 間をショートし、JP13,JP14 は B - C 間をショートしてあります。

JP1,JP2,JP3, JP4,JP7,JP8, JP9,JP10, JP13,JP14		A B C	JP5,JP6		A B C
--	--	-------------	---------	--	-------

**\*L\*モデル:** JP1 ~ JP10 は固定ジャンパ MAC8 JP-3(又は同等品)により B - C 間がショートされ、JP13,14 は未実装となります。

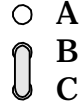
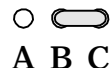
JP1,JP2,JP3, JP4,JP7,JP8, JP9,JP10		A B C	JP5,JP6		A B C
--	---	-------------	---------	---	-------

図 1.3 ジャンパ

上のジャンパの図はボードの「コンパクト PCI HM コネクタ」を右上にした状態でご覧ください。

## 第2章 初期設定と実装

### 2.1 スイッチ/ジャンパの設定 (工場出荷時の設定)

#### 2.1.1 ボードセレクトナンバー (BSN) の設定

本ボードを複数枚実装して使用するときにはボードセレクトナンバー(以下 BSN)の設定が必要となります。1枚のみの実装で使用するときは任意の設定で問題ありません。本ボードでは、同一システム内で最大16枚使用することができます。BSNの設定は、SW1のロータリスイッチで行います。

表 2.1 BSN 設定一覧表

SW1設定値	スイッチ読み込み値(HEX)
0	0
1	1
2	2
3	3
4	4
5	5
6	6
7	7
8	8
9	9
A	A
B	B
C	C
D	D
E	E
F	F

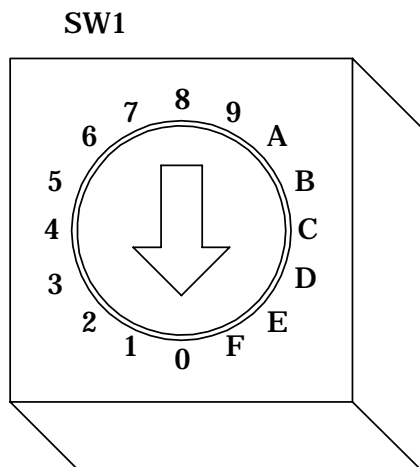


図 2.1 BSN スイッチ

出荷時設定

### 2.1.2 ジャンパ設定と外部電源について(\*P\*モデル)

本ボードは絶縁ボードであり、デジタル側（1次側）とコネクタ側（2次側）の2種類の電源が必要となります。\*P\*モデルでは、内蔵のDC-DCコンバータの出力を2次側電源として供給することができます。2次側の電源は入力部/出力部それぞれジャンパにより設定できます。

#### 2.1.2.1 入力部

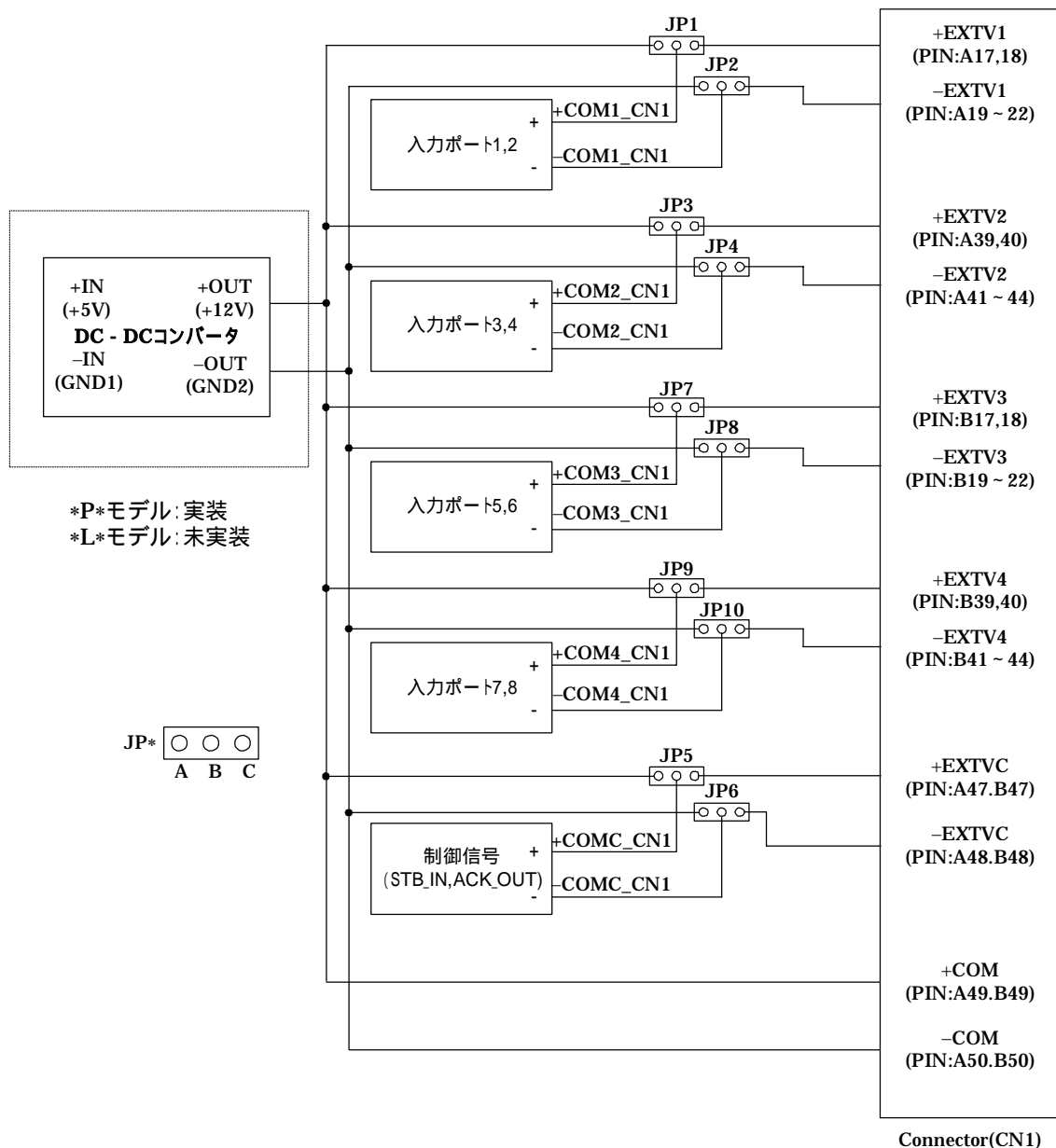


図 2.2 入力2次側電源

付属のジャンパソケットで各ジャンパのA - B間をショートすると、DC - DC コンバータの出力(DC12V)が、それぞれのジャンパに対応する入力ポート、および制御信号の2次側電源に供給されます。DC - DC コンバータの出力を2次側電源として使用する場合、消費電流がDC - DC コンバータの最大出力電流値を越えないよう設定してください。1組のジャンパ設定につき、50mA(MAX)電流を消費します。

DC - DC コンバータの最大出力電流値については、本節末の「1 注意！」を参照してください。

B - C間をショートすると、コネクタの対応するPINに接続した外部電源が2次側電源に設定されます。外部電源は+12V ~ +24Vの範囲でご使用ください。

以下にジャンパ番号と入力ポートの対応表を示します。

表 2.2 入力部ジャンパ設定

ジャンパ番号	設定信号	設定ポート	機能		消費電流 (DC1)								
			A-B間ショート	B-C間ショート									
JP1	+EXTV1	入力ポート1,2	2次側電源に DC-DCコンバータ 使用 (出荷時設定)	2次側電源に 外部電源を 使用	50mA								
JP2	- EXTV1												
JP3	+EXTV2	入力ポート3,4			2次側電源に DC-DCコンバータ 使用 (出荷時設定)	2次側電源に 外部電源を 使用	50mA						
JP4	- EXTV2												
JP5	+EXTVC	制御信号 (STB IN,ACK OUT)					2次側電源に DC-DCコンバータ 使用 (出荷時設定)	2次側電源に 外部電源を 使用	7mA				
JP6	- EXTVC												
JP7	+EXTV3	入力ポート5,6							2次側電源に DC-DCコンバータ 使用 (出荷時設定)	2次側電源に 外部電源を 使用	50mA		
JP8	- EXTV3												
JP9	+EXTV4	入力ポート7,8									2次側電源に DC-DCコンバータ 使用 (出荷時設定)	2次側電源に 外部電源を 使用	50mA
JP10	- EXTV4												

A-B間をショートした場合の消費電流(MAX値)

**注意！**

JP1 と JP2、JP3 と JP4 などのように、対になっているジャンパは同じ設定にしてください。対になっているジャンパを異なる設定にすると、正しく動作しません。

2.1.2.2 出力部

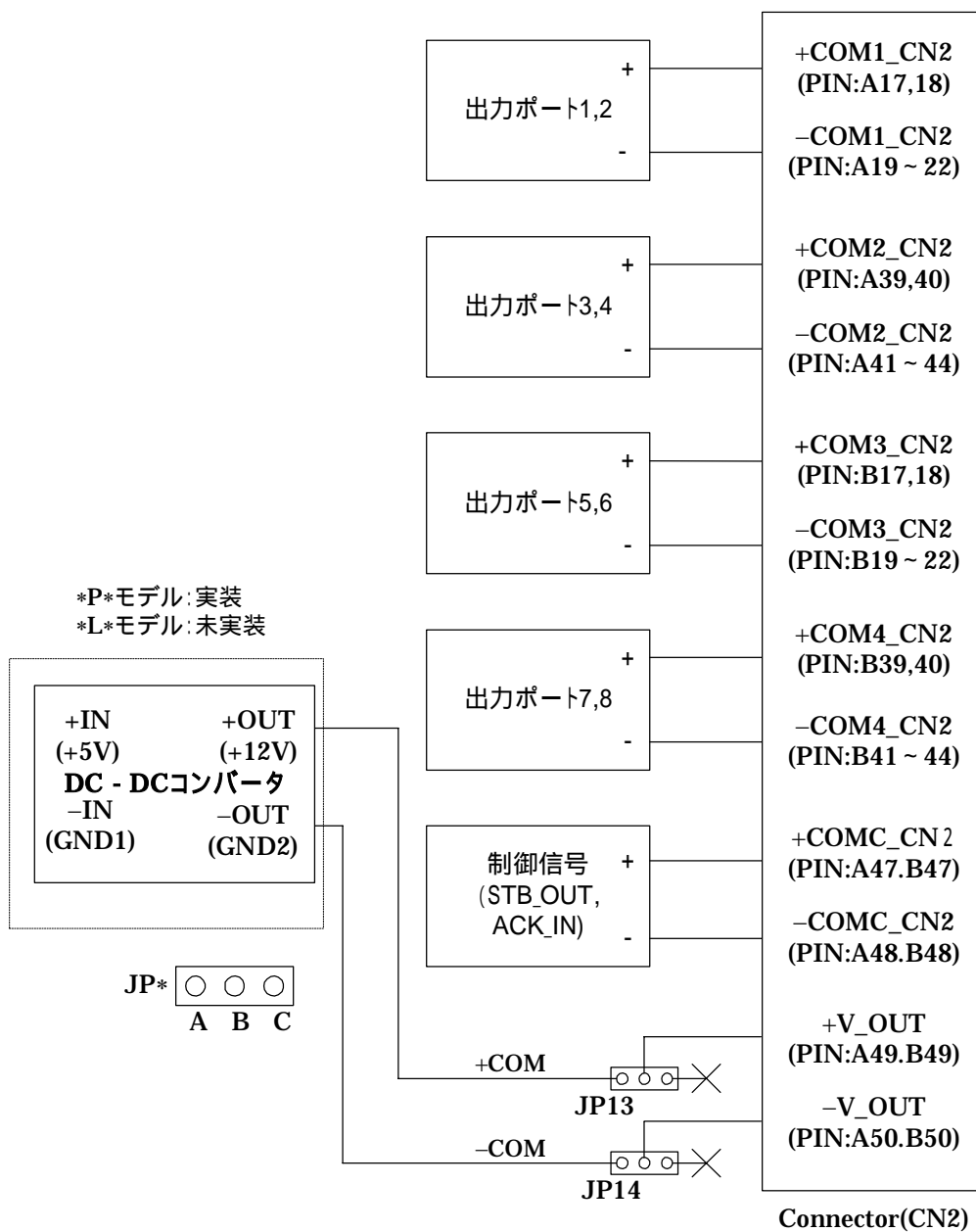


図 2.3 出力 2 次側電源

出力部では、付属のジャンパソケットにより、JP13,JP14 の A - B 間をショートすると、DC - DC コンバータの出力を CN2 に出力することができます。(CN2 A49,B49:+V\_OUT、A50,B50: - V\_OUT)。DC - DC コンバータの出力を 2 次電源として使用する場合、消費電流が DC - DC コンバータの最大出力電流値を超えないよう注意してください。出力部の回路はコモン 1 点(2 ポート)につき最大 50mA 消費します。

DC - DC コンバータの最大出力電流値については、本節末の「 1 注意！」を参照してください。

JP13,JP14 の B - C 間をショートすると、CN2 の A49,B49、および、A50,B50 は未接続信号となります。出荷時設定は B - C 間をショートしています。

表 2.3 出力部ジャンパ設定

ジャンパ番号	設定信号	機能	
		A-B間 ショート	B-C間 ショート
JP13	+V_OUT	DC-DCコンバータ の出力を接続	フローティング (出荷時設定)
JP14	-V_OUT		

**1 注意！**

DC - DC コンバータの最大出力電流は周囲温度により値が変化します。以下に周囲温度と最大出力電流の対応表を示します。DC - DC コンバータの出力を 2 次側電源として使用する場合、消費電流が最大出力電流を超えない範囲で設定をしてください。

表 2.4 DC - DC コンバータ最大出力電流

最大周囲温度( )	最大出力電流(mA)
+50	250
+60	125



## 2.2 PC本体への実装

本ボードをシステム本体に実装する方法を以下に示します。システム付属のマニュアル等も合わせてご参照下さい。

### 警告！

実装作業は必ずシステムの電源プラグを抜いた状態で行ってください。通電状態で作業を行うことは、システム本体、本ボードの破壊、作業者の感電のおそれがあります。

- (1)システムケースの空きスロットに本ボードを差し込みます。

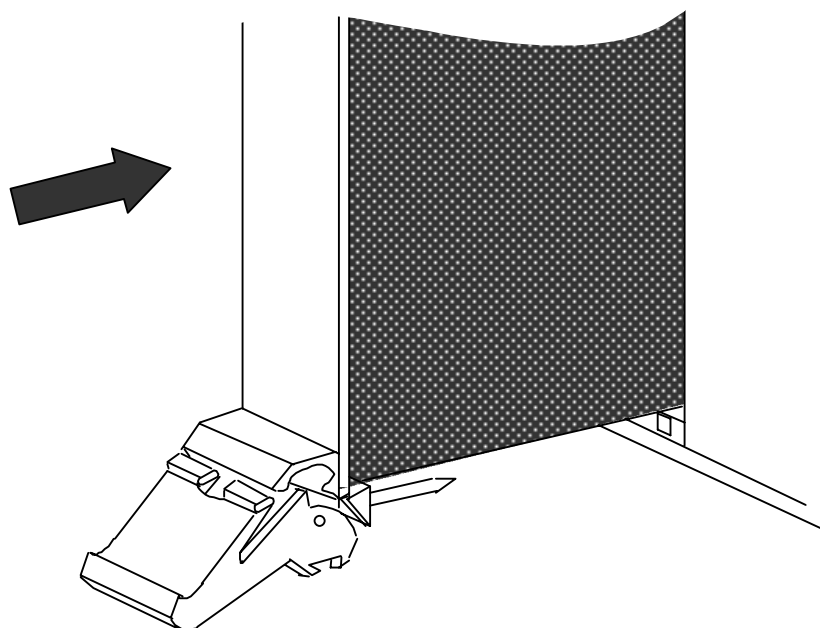


図 2.4 ボード実装1

(2)このとき、ハンドルのつめがひっかかるまで挿入し、ハンドルを持ち上げ、確実に実装してください。

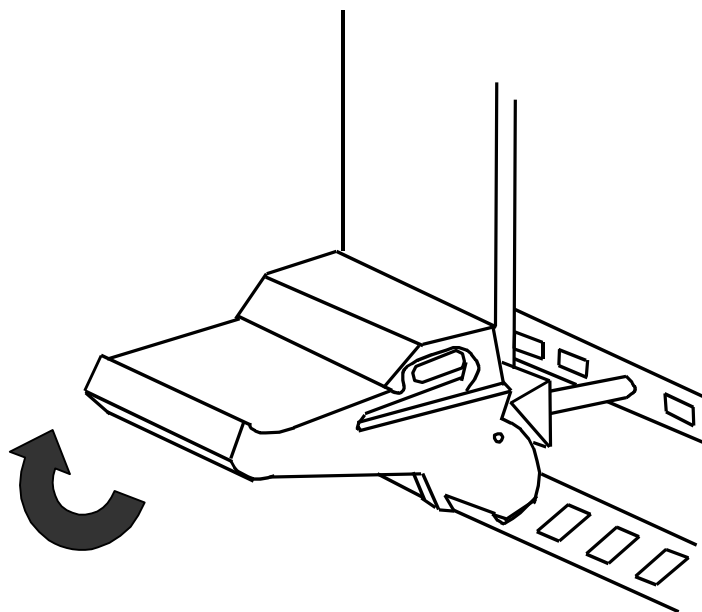


図 2.5 ボード実装2

## 2.3 外部機器との接続方法

外部信号との接続には、付属のプラグコネクタ付きケーブルをご利用下さい。付属のケーブルはフラットケーブルとなります。本ボードでシールドケーブルを使用される場合は、お客様の方で別途お買い求めください。

本ボードに実装されるコネクタおよび、付属ケーブルのプラグコネクタは、

ヒロセ FX2B-100PA-1.27DSL (基板側)

ヒロセ FX2B-100SA-1.27R (ケーブル側)

となります。また、ケーブルコネクタをご使用になる場合、基板側コネクタとボードのシールドを電氣的に接続させる必要があります。

### 2.3.1 コネクタピンアサイン

本ボードの入力系コネクタ(CN1)、出力系コネクタ(CN2)及び付属ケーブルのピンアサイン(割り当て)は、次のとおりです。

表 2.5 CN1：入力系コネクタ

付属ケーブル 番号	機能	信号名	付属ケーブル 番号	機能	信号名
A1	入力ポート1	IN01	B1	入力ポート5	IN33
A2		IN02	B2		IN34
A3		IN03	B3		IN35
A4		IN04	B4		IN36
A5		IN05	B5		IN37
A6		IN06	B6		IN38
A7		IN07	B7		IN39
A8		IN08	B8		IN40
A9	入力ポート2	IN09	B9	入力ポート6	IN41
A10		IN10	B10		IN42
A11		IN11	B11		IN43
A12		IN12	B12		IN44
A13		IN13	B13		IN45
A14		IN14	B14		IN46
A15		IN15	B15		IN47
A16		IN16	B16		IN48
A17	入力ポート1,2 +コモン	+EXTV1	B17	入力ポート5,6 +コモン	+EXTV3
A18					
A19	入力ポート1,2 - コモン	- EXTV1	B19	入力ポート5,6 - コモン	- EXTV3
A20					
A21					
A22					
A23	入力ポート3	IN17	B23	入力ポート7	IN49
A24		IN18	B24		IN50
A25		IN19	B25		IN51
A26		IN20	B26		IN52
A27		IN21	B27		IN53
A28		IN22	B28		IN54
A29		IN23	B29		IN55
A30		IN24	B30		IN56
A31	入力ポート4	IN25	B31	入力ポート8	IN57
A32		IN26	B32		IN58
A33		IN27	B33		IN59
A34		IN28	B34		IN60
A35		IN29	B35		IN61
A36		IN30	B36		IN62
A37		IN31	B37		IN63
A38		IN32	B38		IN64
A39	入力ポート3,4 +コモン	+EXTV2	B39	入力ポート7,8 +コモン	+EXTV4
A40					
A41	入力ポート3,4 - コモン	- EXTV2	B41	入力ポート7,8 - コモン	- EXTV4
A42					
A43					
A44					
A45	ストロープ入力	STB_IN	B45	予約	-
A46	アクリッジ出力	ACK/RDY_OUT	B46	予約	-
A47	STB/ACK +コモン	+EXTVC	B47	STB/ACK +コモン	+EXTVC
A48	STB/ACK -コモン	- EXTVC	B48	STB/ACK -コモン	- EXTVC
A49	コモン電源(+12V)	+COM	B49	コモン電源(+12V)	+COM
A50	コモン電源(GND)	- COM	B50	コモン電源(GND)	- COM

: 割り込み要因としても使用できます。

表 2.6 CN2 : 出力系コネクタ

付属ケーブル番号	機能	信号名	付属ケーブル番号	機能	信号名
A1	出力ポート1	OUT01	B1	出力ポート5	OUT33
A2		OUT02	B2		OUT34
A3		OUT03	B3		OUT35
A4		OUT04	B4		OUT36
A5		OUT05	B5		OUT37
A6		OUT06	B6		OUT38
A7		OUT07	B7		OUT39
A8		OUT08	B8		OUT40
A9	出力ポート2	OUT09	B9	出力ポート6	OUT41
A10		OUT10	B10		OUT42
A11		OUT11	B11		OUT43
A12		OUT12	B12		OUT44
A13		OUT13	B13		OUT45
A14		OUT14	B14		OUT46
A15		OUT15	B15		OUT47
A16		OUT16	B16		OUT48
A17	出力ポート1,2 +コモン	+COM1_CN2	B17	出力ポート5,6 +コモン	+COM3_CN2
A18					
A19	出力ポート1,2 - コモン	- COM1_CN2	B19	出力ポート5,6 - コモン	- COM3_CN2
A20					
A21					
A22					
A23	出力ポート3	OUT17	B23	出力ポート7	OUT49
A24		OUT18	B24		OUT50
A25		OUT19	B25		OUT51
A26		OUT20	B26		OUT52
A27		OUT21	B27		OUT53
A28		OUT22	B28		OUT54
A29		OUT23	B29		OUT55
A30		OUT24	B30		OUT56
A31	出力ポート4	OUT25	B31	出力ポート8	OUT57
A32		OUT26	B32		OUT58
A33		OUT27	B33		OUT59
A34		OUT28	B34		OUT60
A35		OUT29	B35		OUT61
A36		OUT30	B36		OUT62
A37		OUT31	B37		OUT63
A38		OUT32	B38		OUT64
A39	出力ポート3,4 +コモン	+COM2_CN2	B39	出力ポート7,8 +コモン	+COM4_CN2
A40					
A41	出力ポート3,4 - コモン	- COM2_CN2	B41	出力ポート7,8 - コモン	- COM4_CN2
A42					
A43					
A44					
A45	ストローブ出力	STB_OUT	B45	予約	-
A46	アクリッジ入力	1 ACK_IN	B46	予約	-
A47	STB/ACK +コモン	+COMC_CN2	B47	STB/ACK +コモン	+COMC_CN2
A48	STB/ACK -コモン	- COMC_CN2	B48	STB/ACK -コモン	- COMC_CN2
A49	2 コモン電源	+V_OUT	B49	2 コモン電源	+V_OUT
A50	2 コモン電源	- V_OUT	B50	2 コモン電源	- V_OUT

1: 割り込み要因としても使用できます。

2: JP13,JP14の設定により、DC-DCコンバータの出力をコモン電源として供給することができます。  
(詳細は「2.1.2 ジャンパ設定と外部電源について」を参照してください)

### 2.3.2 ケーブル番号

基板上的コネクタのピン番号及び、付属のコネクタのケーブル番号は次のとおりです。

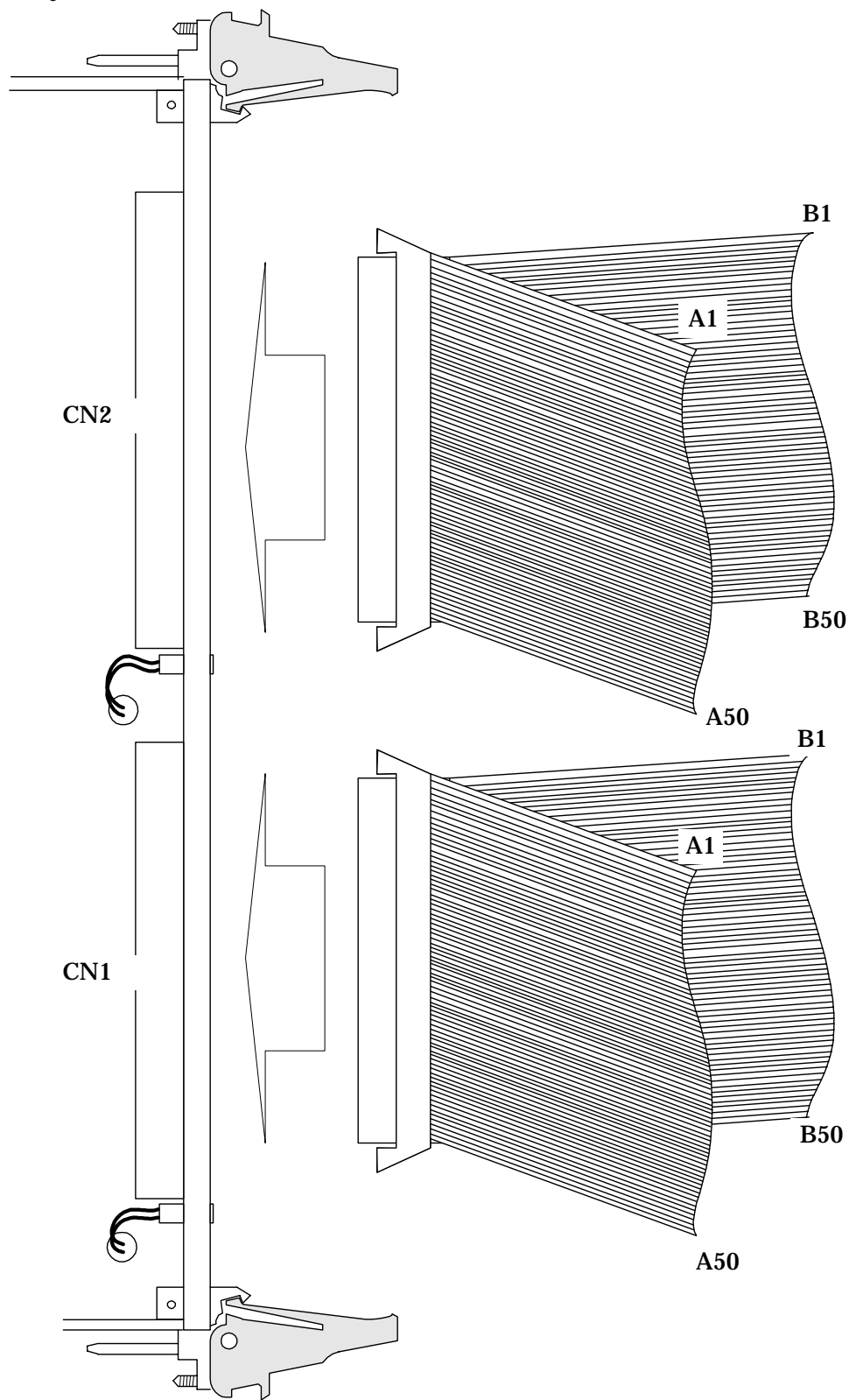


図 2.6 コネクタ接続

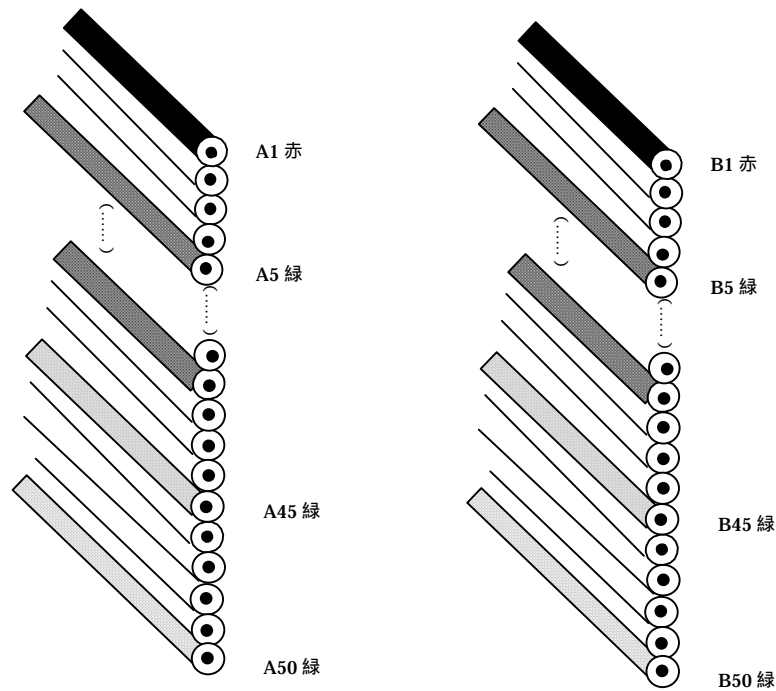


図 2.7 ケーブルコード番号

### 接続の注意

付属のケーブルは、ケーブルコード番号 1 番が赤に、以降、5 番毎に緑に着色されております。

ケーブルの末端は開放となっております。必要に応じてコネクタを取り寄せるか、接続する機器に直付けしてください。

### 注意！

- ・ 信号線を短絡（ショート）させたり、他の信号線や電源線と接触させないように十分ご注意ください。場合によっては本ボードや外部機器が破壊される可能性があります。
- ・ ケーブルの長さは、信号の減衰やノイズ等の障害が出る可能性があるので可能な限り短くして使用してください。
- ・ ケーブル加工をする際には、配線ミス、圧接ミスに十分ご注意ください。

### 2.3.3 入力部の接続例

以下に入力ポート 1 に接点入力を接続する場合の各例を示します。

- 1)\*P\*モデルで内蔵の DC-DC コンバータの出力(+12V)を 2 次側電源として使用する場合。

JP1,2 は A - B 間をショートして、DC - DC コンバータの出力を 2 次側電源に設定してください。

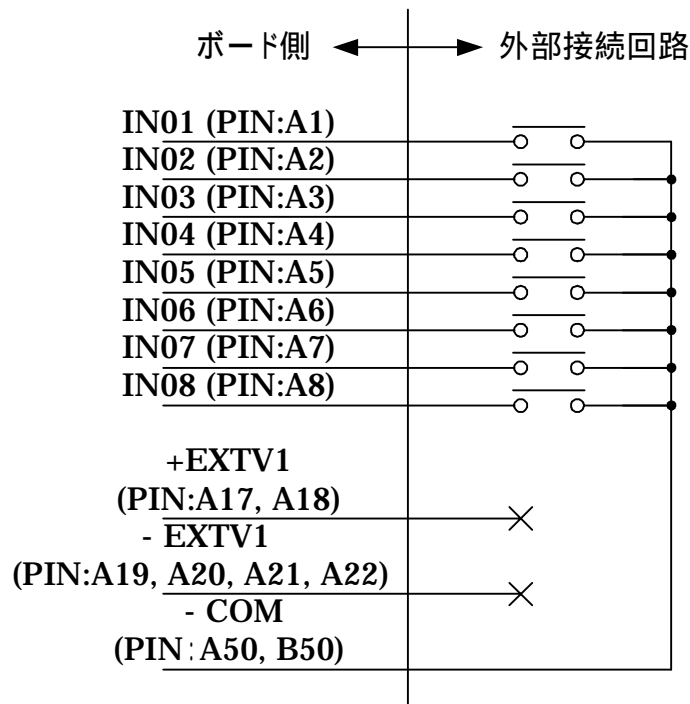


図 2.8 入力部接続例 1

#### 注意！

DC - DC コンバータの出力電流が、最大出力値を越えないよう各ポートのジャンパの設定を行ってください。2 次側電源は 2 ポート毎に設定でき、ジャンパ 1 組の設定 (2 ポート) につき DC - DC コンバータは 50mA(MAX)出力します。ジャンパ設定および、DC - DC コンバータの最大出力については、「第 2 章 初期設定と実装」の「2.1.2 ジャンパ設定と外部電源について」を参照してください。



2)外部電源を2次側電源として使用する場合

JP1,2 は B - C 間をショートして、外部電源を2次側電源に設定してください。

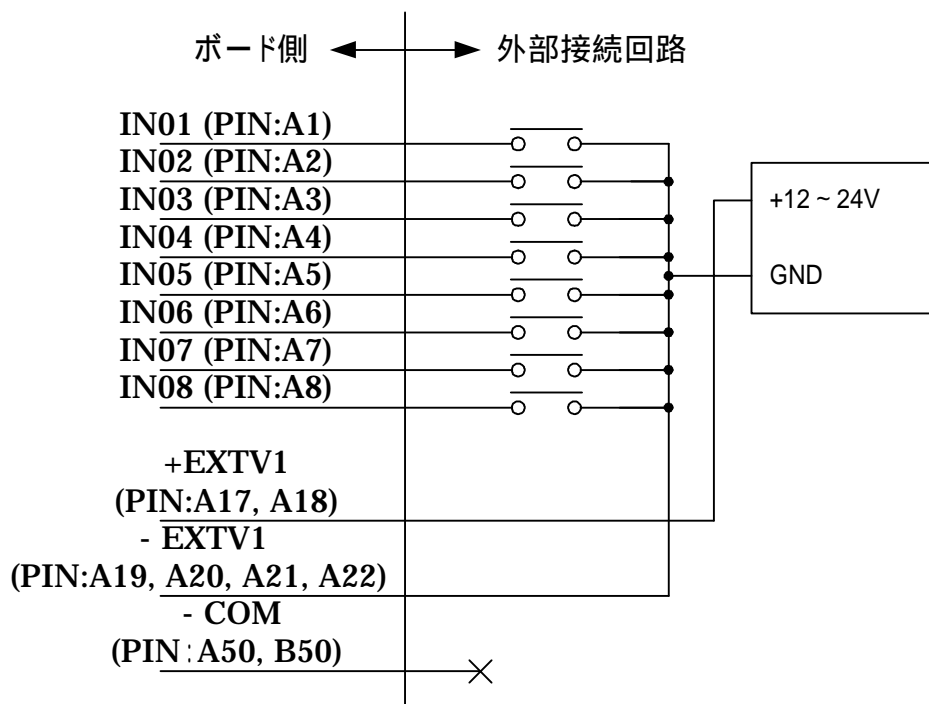


図 2.9 入力部接続例 2



2) LP\*モデルで内蔵の DC-DC コンバータの出力(+12V)を外部電源として使用する場合

L\*\*モデルでは2次側電源は不要の為、+COM1\_CN2 は開放にします。

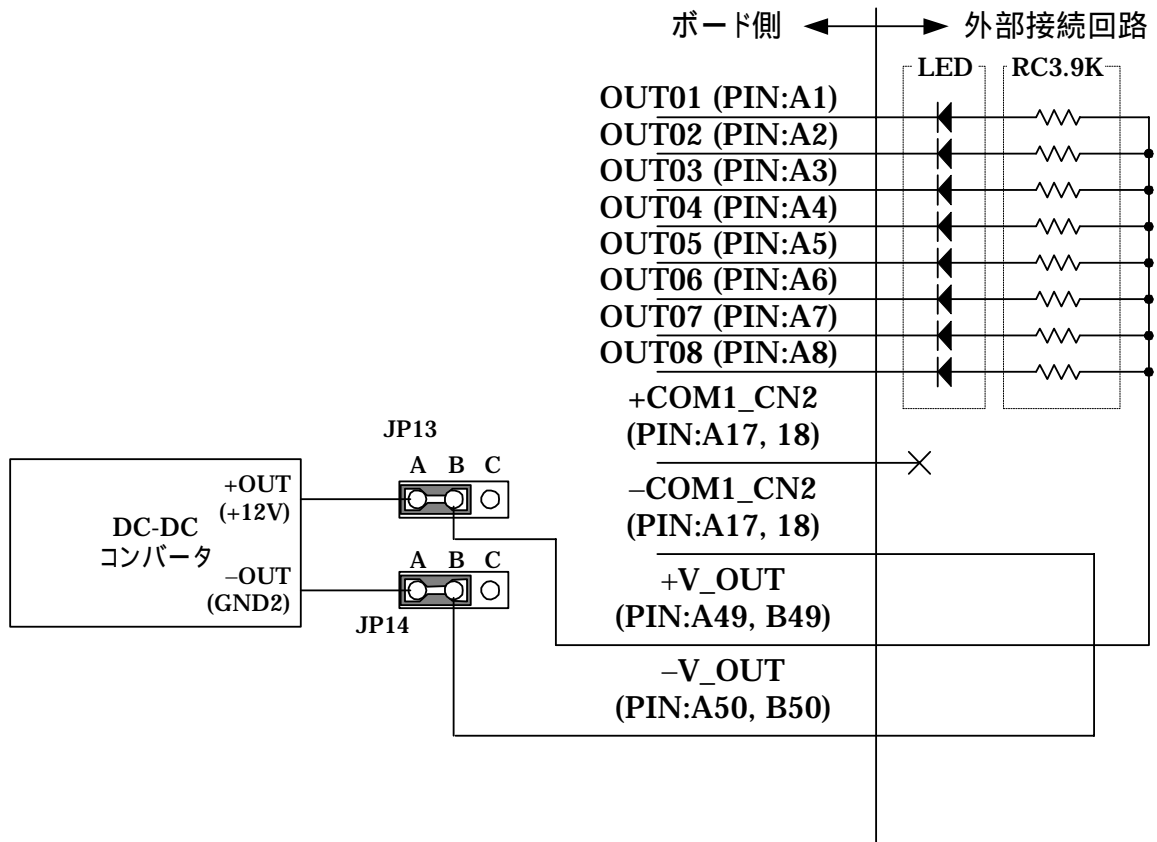


図 2.11 出力部接続例 2

**注意！**

DC - DC コンバータの出力電流が、最大出力値を越えないよう考慮して各ポートへの接続を行ってください。2次側電源は2ポート毎に設定できます。ジャンパ設定および、DC - DC コンバータの最大出力については、「第2章 初期設定と実装」の「2.1.2 ジャンパ設定と外部電源について」を参照してください。

3) D\*\*モデルで外部電源を 2 次側電源として使用する場合

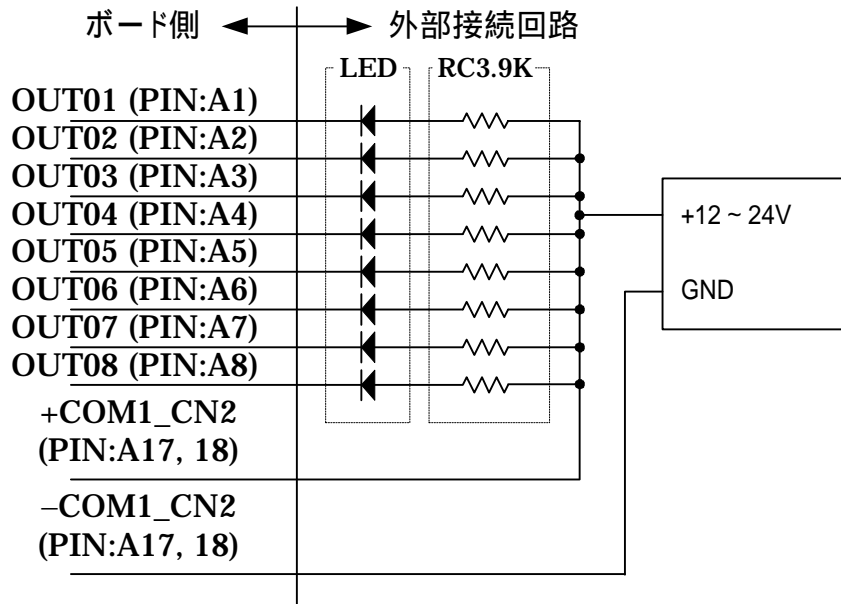


図 2.12 出力部接続例 3

4) L\*\*モデルで外部電源を 2 次側電源として使用する場合

L\*\*モデルでは 2 次側電源は不要の為、+COM\*\_CN2 は開放にします。

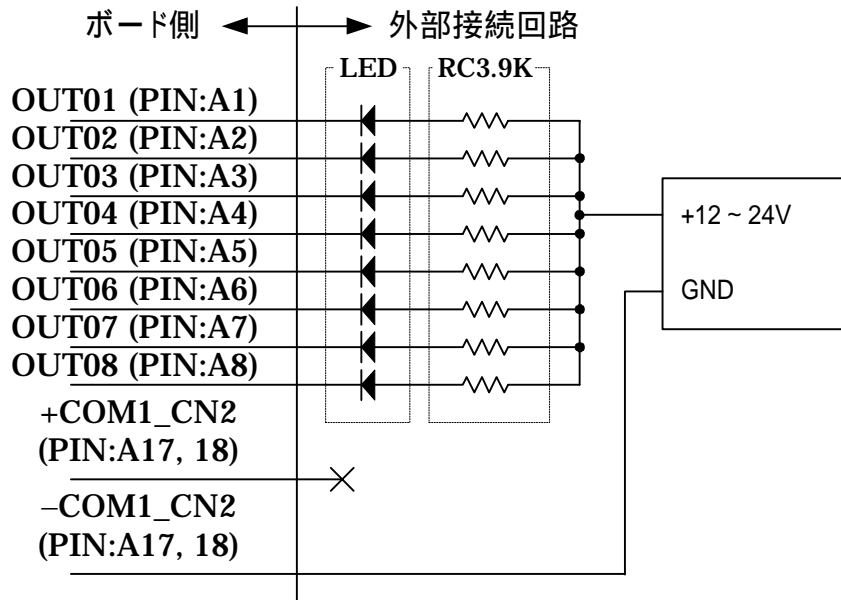


図 2.13 出力部接続例 4

# 第3章 回路構成とその機能

## 3.1 ブロック図

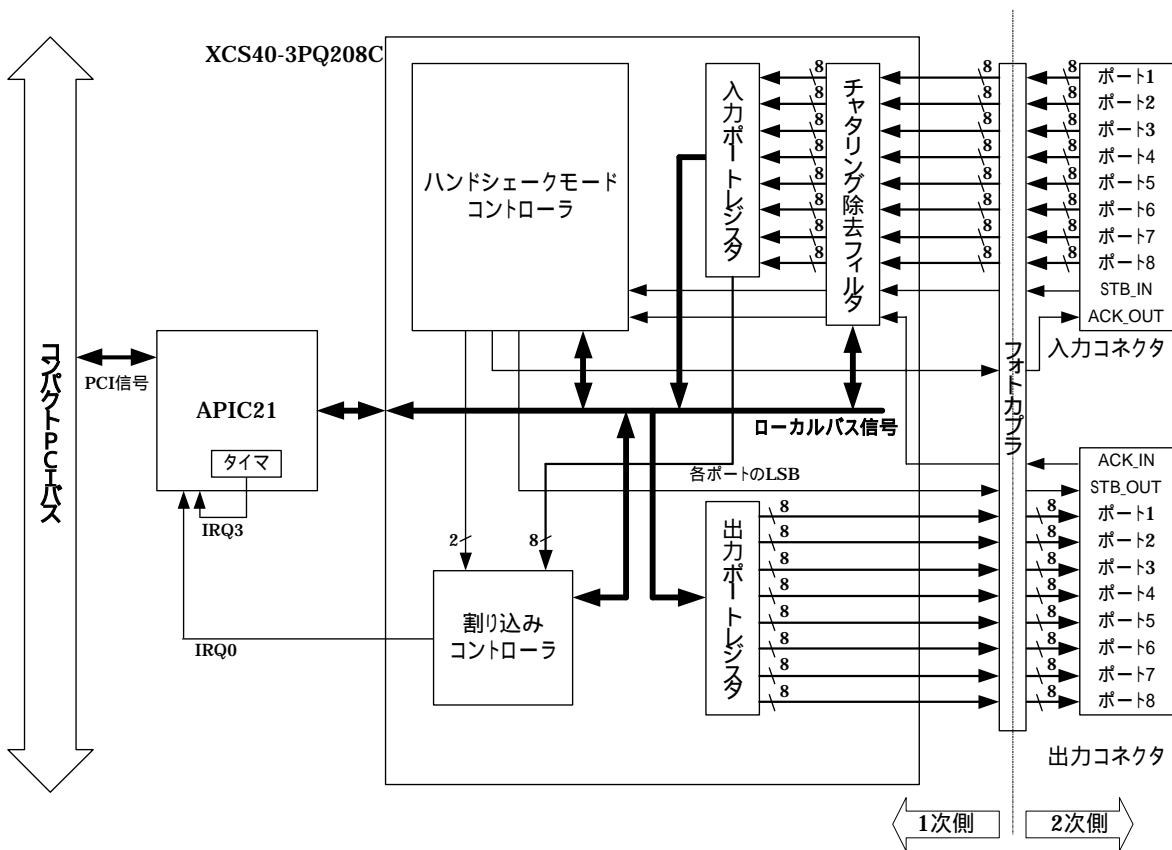


図 3.1 ブロック図

## 3.2 各ブロックの構成と機能

### 3.2.1 コンパクトPCIバス

このバスを通して、システムと本ボードとのデータのやりとりをします。

### 3.2.2 APIC21

弊社製 PCI ターゲットアダプタです。APIC21 についての詳細は弊社 web ページの “ APIC21 技術資料 ” をご覧ください。弊社のホームページはこちらです。

<http://www.adtek.co.jp/>

### 3.2.3 入力回路

本ボードの入力回路は、フォトカプラ LED のアノードコモン入力です。+COM $n$ \_CN1 には通常+COM: DC - DC コンバータ出力の+端子 (\*P\*モデル)、または、外部電源の+側が接続されます (ジャンパにより設定。詳細は「第2章 初期設定と実装」の「2.1.2 ジャンパ設定と外部電源について」を参照してください)。

入力信号(IN01 ~ IN64)が - COM: DC - DC コンバータ出力の-端子(\*P\*モデル)または、外部電源の-側に接続された状態(フォトカプラ 'ON')で入力データが“1”となります。

以下に入力回路の回路図と、入力端子と入力データの対応表を示します。

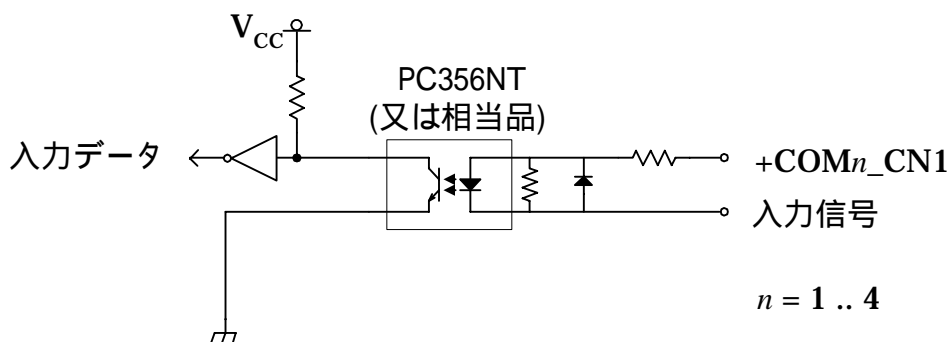


図 3.2 入力回路

表 3.1 入力端子の状態と入力データ

入力端子の状態(入力信号)	フォトカプラの状態	入力データ
開放(未接続)又は外部電源のプラス側	OFF	0
外部電源のマイナス側に接続(GNDに接続)	ON	1

### 3.2.4 出力回路

D\*\*モデルの出力回路はトランジスタ出力で最大200mAまで電流を駆動できます。L\*\*モデルの出力回路はダーリントンフォトカプラ出力で最大50mAまで電流を駆動できます。

+ COM<sub>n</sub>\_CN2 は通常 + V\_OUT(\*P\*モデル)または、外部電源の+側に接続されます。

- COM<sub>n</sub>\_CN2 は通常 - V\_OUT (\*P\*モデル)または、外部電源の-側に接続されます。

ソフトウェアにより出力ポートレジスタに“1”を書き込むとフォトカプラ又は出力トランジスタが‘ON’になり、出力端子は - COM<sub>n</sub>\_CN2 と同じ電位になります。逆に、“0”を書き込むとフォトカプラ又は出力トランジスタは‘OFF’となり、出力端子はオープンになります。

以下に各出力回路の回路図と、出力端子と出力データの対応表を示します。

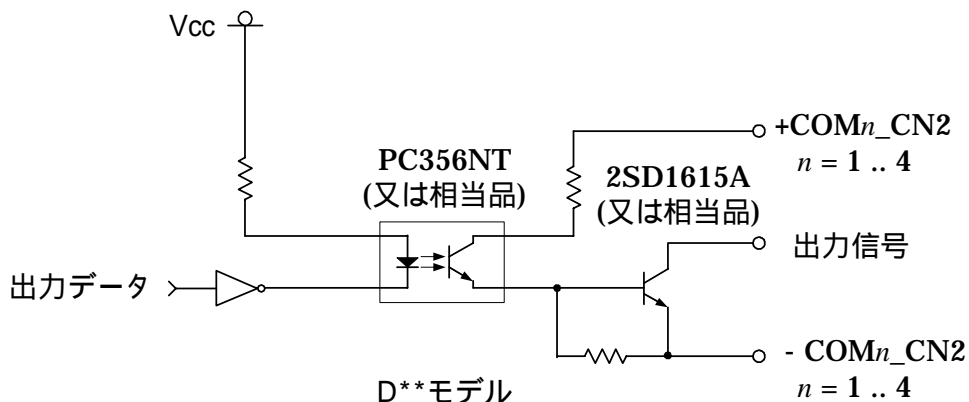


図 3.3 D\*\*モデル出力回路

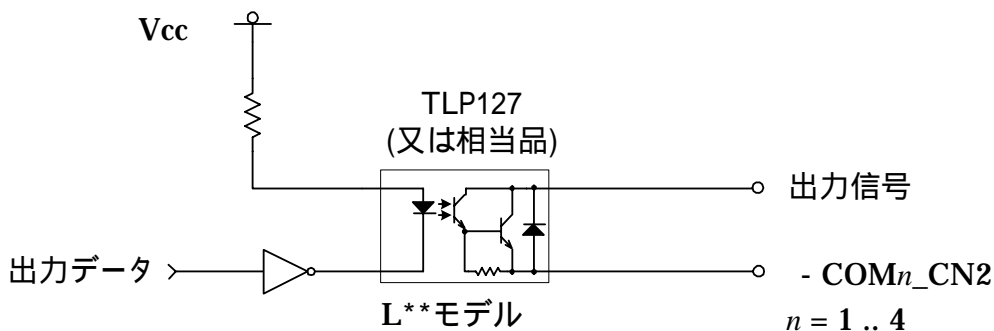


図 3.4 L\*\*モデル出力回路

表 3.2 出力端子の状態

出力端子の状態(出力信号)	フォトカプラorトランジスタの状態	出力データ
開放(未接続)又は外部電源のプラス側	OFF	0
外部電源のマイナス側に接続(GNDに接続)	ON	1



### 3.2.5 チャタリング除去フィルタ

スイッチ入力時等に発生するチャタリングを除去するフィルタです。“フィルタタイムレジスタ 1~8”および、“STB・ACK フィルタタイムレジスタ”により設定を行います。フィルタの詳細、設定方法は「第4章 ボードの制御方法」の「4.3.3 フィルタタイムレジスタ」を参照してください。

### 3.2.6 ハンドシェイクモードコントローラ

本ボードでは、同期制御信号(STB,ACK)を使用し、外部回路と同期をとってデータ入出力するハンドシェイクモードをサポートします。ハンドシェイクモードコントローラは、

- ・ STB・ACK\_IN 入力レジスタ
- ・ STB・ACK/RDY\_OUT 出力レジスタ
- ・ STB\_IN イネーブルレジスタ
- ・ STB・ACK ステータスレジスタ
- ・ STB・ACK ステータスクリアレジスタ
- ・ ACK/RDY モードレジスタ
- ・ LED 制御レジスタ

から構成されます。各レジスタの詳細、アクセス方法は「第4章 ボードの制御方法」の「4.4 ハンドシェイクモード部」を参照してください。

### 3.2.7 割り込みコントローラ

本ボードは以下の要因により割り込みを発生させる事ができます。

- ・ 各入力ポートレジスタの bit0 からの入力信号
- ・ “ STB・ACK\_IN 入力レジスタ ” からの入力信号
- ・ インターバルタイマによる割り込み

“ 入力ポートレジスタ 1~8 ” からの入力信号による割り込み要因、および、“ STB/ACK 入力レジスタ ” からの入力信号による割り込み要因は OR されて 1 つの割り込み要求(IRQ0)として APIC21 に出力されます。

インターバルタイマによる割り込みは、APIC21 内の汎用タイマを使用し、割り込み要求 ( IRQ3 ) として APIC21 に出力されます。

APIC21 では入力された割り込み要求を更に 1 要因にまとめ、システムに対して INTA#を出力します。よって、使用割り込みリソースは 1 点となります。

各種割り込み設定は「第 4 章 ボードの制御方法」の「4.5 割り込み部」を参照してください。

図 3.5 に割り込みのブロック図を示します。

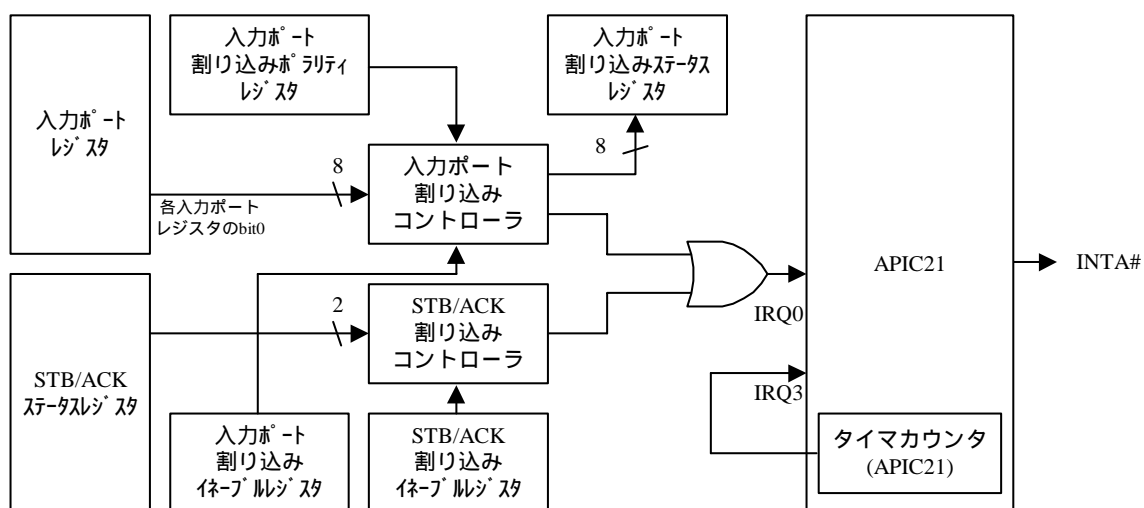


図 3.5 割り込みブロック図

## 第4章 ボードの制御方法

### 4.1 I/O ポートの解説

本ボードの I/O アドレスのリソース割り当てはプラグアンドプレイ機能により自動設定され、以下のレジスタが示す 2 つの I/O 空間を占有します。

- ・ ベースアドレスレジスタ#0 (APIC21)
- ・ ベースアドレスレジスタ#1 (デバイス)

ベースアドレスレジスタ#0 に設定される I/O ポートは、APIC21 に割り当てられる I/O ポートです。

ベースアドレスレジスタ#1 に設定される I/O ポートは、入出力関係に割り当てられる I/O ポートです。

### 4.2 I/O ポート構成

ポートと I/O アドレスとの対応は次の通りです。

アプリケーションなどを作成する際に参考にしてください。

なお、APIC21 のレジスタについての詳細は弊社 web ページの“ APIC21 技術資料 ” をご覧ください。

弊社のホームページはこちらです。

<http://www.adtek.co.jp/>

表 4.1 ベースアドレスレジスタ#0

I/Oアドレス オフセット	リード	初期値	ライト	初期値
02H	APIC21割り込みフラグレジスタ	00H	-	-
03H	-	-	APIC21割り込みクリアレジスタ	00H
08H	-	-	汎用タイマ指定レジスタ	00H
0CH	-	-	汎用タイマ設定レジスタ	00H

表 4.2 ベースアドレスレジスタ#1

I/Oアドレス オフセット	リード	初期値	ライト	初期値
00H~07H	入力ポートレジスタ1~8	00H	出力ポートレジスタ1~8	00H
08H~10H	フィルタタイムレジスタ	00H	フィルタタイムレジスタ	00H
11H	STB・ACK_IN入力レジスタ	00H	STB・ACK/RDY_OUT出力レジスタ	00H
12H	STB_INイネーブルレジスタ	00H	STB_INイネーブルレジスタ	00H
13H	STB・ACKステータスレジスタ	00H	STB・ACKステータスクリアレジスタ	00H
14H	ACK/RDYモードレジスタ	01H	ACK/RDYモードレジスタ	01H
15H	LED制御レジスタ	00H	LED制御レジスタ	00H
16H	入力ポート割り込みステータスレジスタ	00H	入力ポート割り込み要因クリアレジスタ	00H
17H~18H	割り込みイネーブルレジスタ	00H	割り込みイネーブルレジスタ	00H
19H	入力ポート割り込みポラリティレジスタ	00H	入力ポート割り込みポラリティレジスタ	00H
1AH	BSNステータスレジスタ	-	-	-
1BH~1FH	予約	-	予約	-

### 4.3 入・出力部

#### 4.3.1 入力ポートレジスタ (8ビット×8ポート)

ベースアドレスレジスタ#1  
offset=00H ~ 07H Read  
初期値 : 00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
入力ポートレジスタ1	IN08	IN07	IN06	IN05	IN04	IN03	IN02	IN01
入力ポートレジスタ2	IN16	IN15	IN14	IN13	IN12	IN11	IN10	IN09
入力ポートレジスタ3	IN24	IN23	IN22	IN21	IN20	IN19	IN18	IN17
入力ポートレジスタ4	IN32	IN31	IN30	IN29	IN28	IN27	IN26	IN25
入力ポートレジスタ5	IN40	IN39	IN38	IN37	IN36	IN35	IN34	IN33
入力ポートレジスタ6	IN48	IN47	IN46	IN45	IN44	IN43	IN42	IN41
入力ポートレジスタ7	IN56	IN55	IN54	IN53	IN52	IN51	IN50	IN49
入力ポートレジスタ8	IN64	IN63	IN62	IN61	IN60	IN59	IN58	IN57

入力信号 (IN64 ~ IN01) の読み出しポートです。

チャタリング除去フィルタ使用時は、フィルタ通過後の状態を読み出しません。

各ポートのフィルタ時間の設定は“フィルタタイムレジスタ 1 ~ 8”(詳細は「4.3.3 フィルタタイムレジスタ」を参照)で行います。本レジスタでは各入力信号の変化を検出し、以下に示すように動作します。

“0”: フォトカプラが ‘OFF’ の状態。

“1”: フォトカプラが ‘ON’ の状態。

“STB\_IN イネーブルレジスタ”でハンドシェイクモードに設定しているポートは同期信号によりラッチされた状態を読み出しません(詳細は「4.4.6 STB\_IN イネーブルレジスタ」を参照)。

“0”: フォトカプラが ‘OFF’ の状態。

“1”: フォトカプラ ‘ON’ の状態。

また、“入力ポート割り込みポラリティレジスタ”および“入力ポート割り込みイネーブルレジスタ”の設定により、各入力ポートの bit0 を割り込み入力として使用することができます(詳細は「4.5.3 入力ポート割り込みステータスレジスタ」を参照してください)。

### 4.3.2 出力ポートレジスタ (8ビット×8ポート)

ベースアドレスレジスタ#1  
 offset=00H~07H Write  
 初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
出力ポートレジスタ1	OUT08	OUT07	OUT06	OUT05	OUT04	OUT03	OUT02	OUT01
出力ポートレジスタ2	OUT16	OUT15	OUT14	OUT13	OUT12	OUT11	OUT10	OUT09
出力ポートレジスタ3	OUT24	OUT23	OUT22	OUT21	OUT20	OUT19	OUT18	OUT17
出力ポートレジスタ4	OUT32	OUT31	OUT30	OUT29	OUT28	OUT27	OUT26	OUT25
出力ポートレジスタ5	OUT40	OUT39	OUT38	OUT37	OUT36	OUT35	OUT34	OUT33
出力ポートレジスタ6	OUT48	OUT47	OUT46	OUT45	OUT44	OUT43	OUT42	OUT41
出力ポートレジスタ7	OUT56	OUT55	OUT54	OUT53	OUT52	OUT51	OUT50	OUT49
出力ポートレジスタ8	OUT64	OUT63	OUT62	OUT61	OUT60	OUT59	OUT58	OUT57

出力信号 (OUT64 ~ OUT01) の書き込みポートです。

“0”: フォトカプラを ‘OFF’ にします。

“1”: フォトカプラを ‘ON’ にします。

4.3.3 フィルタタイムレジスタ

ベースアドレスレジスタ#1  
offset=08H ~ 10H Read/Write  
初期値 : 00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
フィルタタイムレジスタ1	-	FIL16	FIL15	FIL14	FIL13	FIL12	FIL11	FIL10
フィルタタイムレジスタ2	-	FIL26	FIL25	FIL24	FIL23	FIL22	FIL21	FIL20
フィルタタイムレジスタ3	-	FIL36	FIL35	FIL34	FIL33	FIL32	FIL31	FIL30
フィルタタイムレジスタ4	-	FIL46	FIL45	FIL44	FIL43	FIL42	FIL41	FIL40
フィルタタイムレジスタ5	-	FIL56	FIL55	FIL54	FIL53	FIL52	FIL51	FIL50
フィルタタイムレジスタ6	-	FIL66	FIL65	FIL64	FIL63	FIL62	FIL61	FIL60
フィルタタイムレジスタ7	-	FIL76	FIL75	FIL74	FIL73	FIL72	FIL71	FIL70
フィルタタイムレジスタ8	-	FIL86	FIL85	FIL84	FIL83	FIL82	FIL81	FIL80
STB・ACKフィルタタイムレジスタ	-	FSA6	FSA5	FSA4	FSA3	FSA2	FSA1	FSA0

各入力信号およびSTB\_IN・ACK\_INのチャタリング除去フィルタを設定します。(各ビット毎にフィルタが実装され、それぞれが独立して動作します)。

チャタリング除去フィルタは入力の変化してから、本レジスタで設定した時間カウントします。そのカウント中に入力の変化が無い場合、入力ポートレジスタに変化後の値が反映されます。カウント中に入力の変化があった場合、カウンタは自動的にリセットされ、信号の変化は入力ポートレジスタに反映されません。

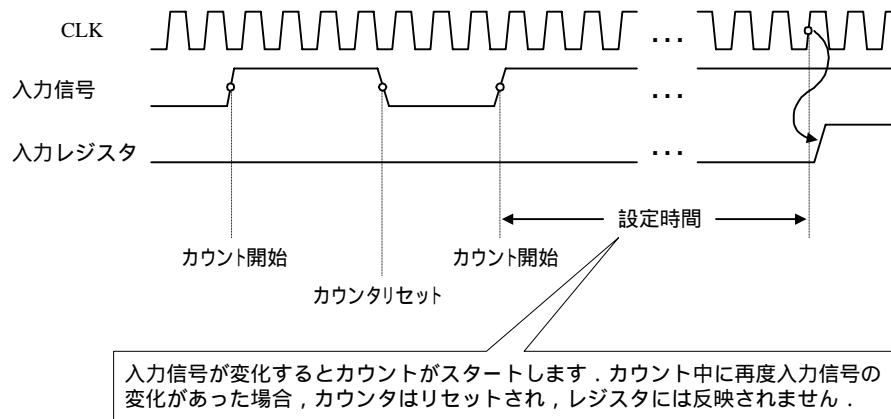


図 4.1 フィルタ動作

本ボードのフィルタ時間  $t_f$  は、

$$t_{su} - 10 \quad t_f \quad t_{su} \quad [\mu s]$$

となります。 $t_{su}$  はレジスタの設定時間です。

カウントする時間は

$$\text{設定時間} = \text{レジスタの設定値} \times 10 (\mu\text{s})$$

の式で設定されます。この式よりレジスタの値を設定してください。レジスタの値を0にするとフィルタはOFFとなります。フィルタ時間の最大値は“7FH”の設定で、1.27(ms)となります。

例) フィルタの設定時間を 1.1(ms)としたい場合

$$x \times 10 = 1100$$

より、 $x = 110$ と求められ、  
レジスタの設定値は6EHとなる。

フィルタタイムレジスタ 1 : FIL16 - FIL10

入力ポートレジスタ 1 のフィルタ時間を設定します。

フィルタタイムレジスタ 2 : FIL26 - FIL20

入力ポートレジスタ 2 のフィルタ時間を設定します。

フィルタタイムレジスタ 3 : FIL36 - FIL30

入力ポートレジスタ 3 のフィルタ時間を設定します。

フィルタタイムレジスタ 4 : FIL46 - FIL40

入力ポートレジスタ 4 のフィルタ時間を設定します。

フィルタタイムレジスタ 5 : FIL56 - FIL50

入力ポートレジスタ 5 のフィルタ時間を設定します。

フィルタタイムレジスタ 6 : FIL66 - FIL60

入力ポートレジスタ 6 のフィルタ時間を設定します。

フィルタタイムレジスタ 7 : FIL76 - FIL70

入力ポートレジスタ 7 のフィルタ時間を設定します。

フィルタタイムレジスタ 8 : FIL86 - FIL80

入力ポートレジスタ 8 のフィルタ時間を設定します。

STB・ACK フィルタタイムレジスタ : FSA6 - FSA0

STB・ACK\_IN 入力レジスタのフィルタ時間を設定  
します。

**注意！**

“STB・ACK フィルタタイムレジスタ”の設定によっては、ハンドシェイクモード時に正しい入力データをラッチ出来ない場合がありますので、“STB・ACK フィルタタイムレジスタ”は入力データのセットアップ時間の確保を考慮して設定してください。

## 4.4 ハンドシェイクモード部

### 4.4.1 ハンドシェイクモード

ハンドシェイクモードとは、図 4.2 のように制御信号 (STB、ACK) を使用し、外部回路と同期を取って通信を行う手法です。送信側を A、受信側を B として、以下でハンドシェイクモードの動作を説明します。

A は “STB” を非アクティブの状態 新しいデータ(データ 1)を出力ポートにセットし、新しいデータが安定するまで時間をおいてから STB を一定時間アクティブにします (STEP1)。そして、B (受信側) は A からの “STB” を常に監視しており、“STB” がアクティブに変化したことを検出したら、データを取り込みます (STEP2)。そして、データを取り込みが完了してから、“ACK” を一定時間アクティブにします (STEP3)。A は B からの “ACK” を常に監視しており、“ACK” がアクティブに変化したことを検出したら、次の送信動作を開始します (STEP4、5)。

本ボードではデータの入力・出力それぞれでハンドシェイクモードとして動作させることができます。

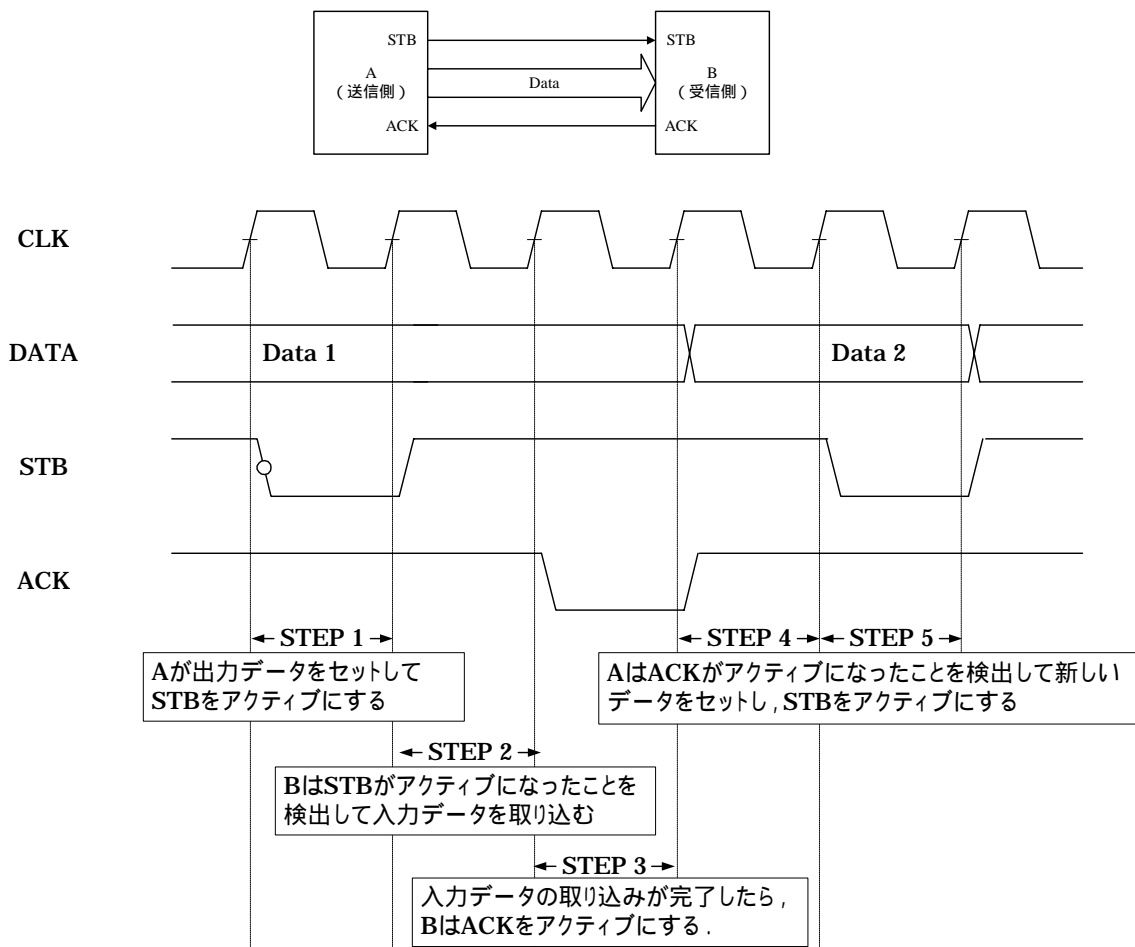


図 4.2 ハンドシェイクモード



### 4.4.2 データ入力のハンドシェイクモード

“STB\_IN”の“0” “1”(フォトカプラ‘OFF’ ‘ON’)の変化を検出したとき、“RDY”を“0”にします。“RDY”が“0”の間は入力ポートレジスタの値は保持され、入力の変化を受けつけません。そして、データの読み込み完了後に“STB・ACK/RDY\_OUT出力レジスタ”により“RDY”と“ACK\_OUT”を‘1’にします。各入力ポートレジスタのデータ入力モードは“STB\_IN イネーブルレジスタ”で設定できます。

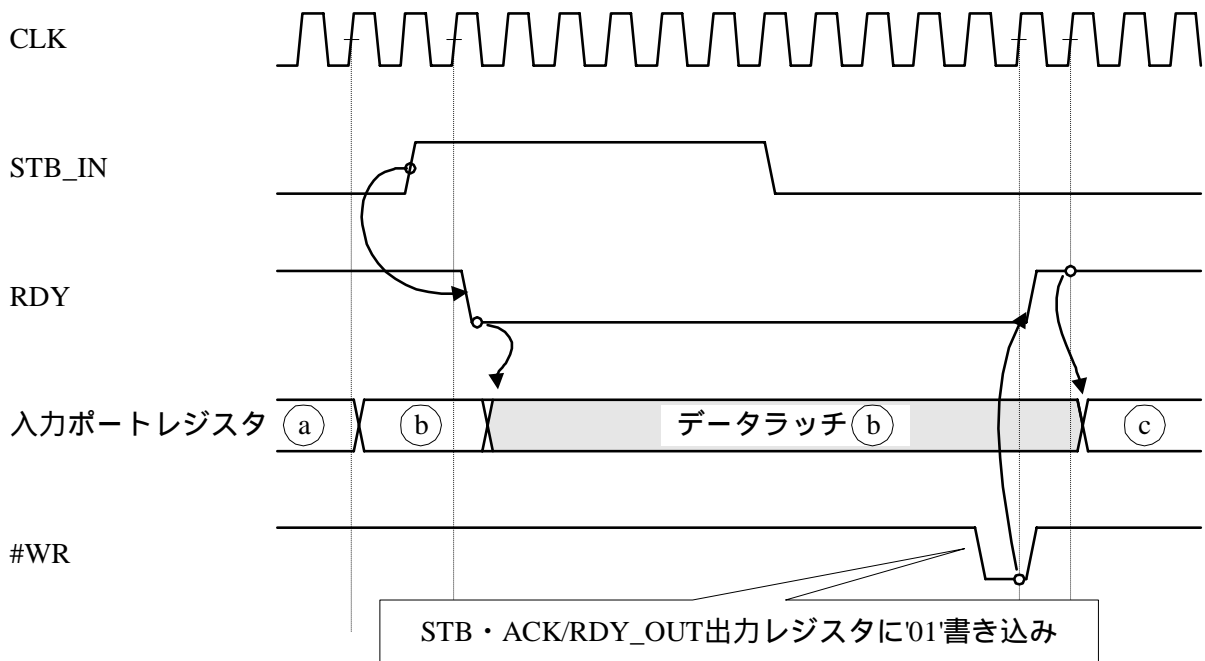


図 4.3 データ入力のハンドシェイクモード

### 4.4.3 データ出力のハンドシェイクモード

データを出力ポートにセットした後に、“STB・ACK/RDY\_OUT出力レジスタ”により“STB\_OUT”を一定時間“1”(フォトカプラ‘ON’)にします。相手からのACK\_INの“0” “1”の変化を検出したら、次のデータを出力ポートにセットし、“STB\_OUT”を一定時間“1”にします。この動作を繰り返します。

#### 4.4.4 STB・ACK\_IN 入力レジスタ

ベースアドレスレジスタ#1  
offset=11H Read  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
STB・ACK_IN 入力レジスタ	-	-	-	STBI	-	-	-	ACKI

ハンドシェイクモード時の制御信号の読み出しポートです。  
チャタリング除去フィルタ使用時は、フィルタ通過後の状態を読み出します。  
フィルタ時間の設定は“STB・ACK フィルタタイムレジスタ”で行います。  
“STB\_IN”、“ACK\_IN”それぞれの‘OFF’ ‘ON’の変化を検出したとき、  
“STB・ACK ステータスレジスタ”の対応するビットに状態が反映されます。

“0”：フォトカプラが‘OFF’の状態。

“1”：フォトカプラが‘ON’の状態。

##### bit4 : STBI

STB\_IN の状態が反映されます。

##### bit0 : ACKI

ACK\_IN の状態が反映されます。

4.4.5 STB・ACK/RDY\_OUT 出力レジスタ

ベースアドレスレジスタ#1  
offset=11H Write  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
STB・ACK/RDY_OUT 出力レジスタ	-	-	-	STBO	-	-	-	ACKO

ハンドシェイクモード時の制御信号の書き込みポートです。

Bit4 : STBO

通常はフォトカプラが ' OFF ' の状態になっています。本レジスタに " 1 " を書き込むと " STB・ACK フィルタタイムレジスタ " で設定した 2 倍の時間アイドリングをした後、設定時間の 2 倍の時間フォトカプラを ' ON ' の状態にします。 " STB・ACK フィルタタイムレジスタ " を " 00H " に設定している場合は、50 $\mu$ s 程度フォトカプラが ' ON ' になります。

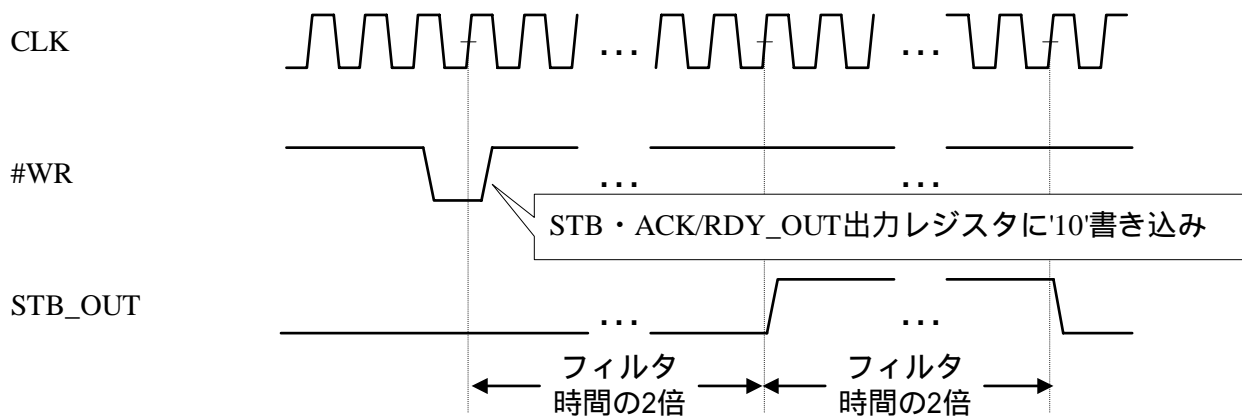


図 4.4 STB\_OUT

Bit0 : ACKO

" ACK/RDY モードレジスタ " の設定により ACK\_OUT、または、RDY\_OUT を出力します。

詳細は「4.4.9 ACK/RDY モードレジスタ」を参照してください。

#### 4.4.6 STB\_IN イネーブルレジスタ

ベースアドレスレジスタ#1  
offset=12H Read/Write  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
STB_INイネーブルレジスタ	SEN8	SEN7	SEN6	SEN5	SEN4	SEN3	SEN2	SEN1

各入力ポートレジスタの入力モードを設定します。

“0”：単純入力モードに設定します。

“1”：ハンドシェイクモードに設定します。

**bit7 : SEN8**

入力ポートレジスタ 8 の入力モードを設定します。

**bit6 : SEN7**

入力ポートレジスタ 7 の入力モードを設定します。

**bit5 : SEN6**

入力ポートレジスタ 6 の入力モードを設定します。

**bit4 : SEN5**

入力ポートレジスタ 5 の入力モードを設定します。

**bit3 : SEN4**

入力ポートレジスタ 4 の入力モードを設定します。

**bit2 : SEN3**

入力ポートレジスタ 3 の入力モードを設定します。

**bit1 : SEN2**

入力ポートレジスタ 2 の入力モードを設定します。

**bit0 : SEN1**

入力ポートレジスタ 1 の入力モードを設定します。

4.4.7 STB・ACK ステータスレジスタ

ベースアドレスレジスタ#1  
offset=13H Read  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
STB・ACK ステータスレジスタ	-	-	ITS	STS	-	-	ITA	STA

本レジスタにより、ハンドシェイクモード時の STB\_IN・ACK\_IN の入力ステータスフラグを取得します。STB\_IN および ACK\_IN の 'OFF' 'ON' の変化を検出すると、対応するビットに値が反映されます。

“STB・ACK 割り込みイネーブルレジスタ”の設定により、本レジスタの値を割り込み要因として使用することが出来ます。割り込み要因を検出する場合は bit5、bit1 を参照してください。

本レジスタの値は、“STB・ACK ステータスクリアレジスタ”の対応するクリアビットがソフトウェアの処理によりセットされるまでフラグを保持し、システムリセットとソフトウェア・リセットで初期化されます

**bit5 : ITS**

“割り込み許可”に設定している場合は STB\_IN の入力ステータスが反映されます。

“割り込み禁止”に設定している場合は常に“0”がセットされます。

**bit4 : STS**

STB\_IN の入力ステータスが反映されます。

(割り込み設定に依存しません)

**bit1 : ITA**

“割り込み許可”に設定している場合は ACK\_IN の入力ステータス反映されます。

“割り込み禁止”に設定している場合は常に“0”がセットされます。

**bit0 : STA**

ACK\_IN の入力ステータスが反映されます。

(割り込み設定に依存しません)

#### 4.4.8 STB・ACK ステータスクリアレジスタ

ベースアドレスレジスタ#1  
 offset=13H Write  
 初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
STB・ACKステータスクリアレジスタ	-	-	-	CST	-	-	-	CSA

**bit4 : CST**

STB\_IN の入力ステータス(“ STB・ACK ステータスレジスタ ”の bit5 と bit4)をクリアします。

**bit0 : CSA**

ACK\_IN の入力ステータス(“ STB・ACK ステータスレジスタ ”の bit1 と bit0)をクリアします。

4.4.9 ACK/RDY モードレジスタ

ベースアドレスレジスタ#1  
offset=14H Read/Write  
初期値：01H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
ACK/RDYモードレジスタ	-	-	-	-	-	-	-	ACKM

ハンドシェイクモード時の“ACK/RDY\_OUT”の動作を設定します。

bit0：ACKM

“0”：RDY\_OUT を出力する。

通常 RDY\_OUT は“1”(フォトカプラ‘ON’)の状態です。STB\_IN の“1” “0”(フォトカプラ‘OFF’ ‘ON’)の変化を検出すると“0”(フォトカプラ‘OFF’)の状態になります。そして、“STB・ACK/RDY\_OUT 出力レジスタ”に“01”を書き込むと“1”(フォトカプラ‘ON’)の状態になります。

“1”：ACK\_OUT を出力する。

通常 ACK\_OUT は“0”(フォトカプラ‘OFF’)の状態になっています。“STB・ACK/RDY\_OUT 出力レジスタ”に“01”を書き込むと“STB/ACK フィルタタイムレジスタ”で設定した2倍の時間ACK\_OUT を“1”(フォトカプラ‘ON’)にします。“STB・ACK フィルタタイムレジスタ”が“00H”に設定されている場合は50μs程度“1”(フォトカプラ‘ON’)を出力します。

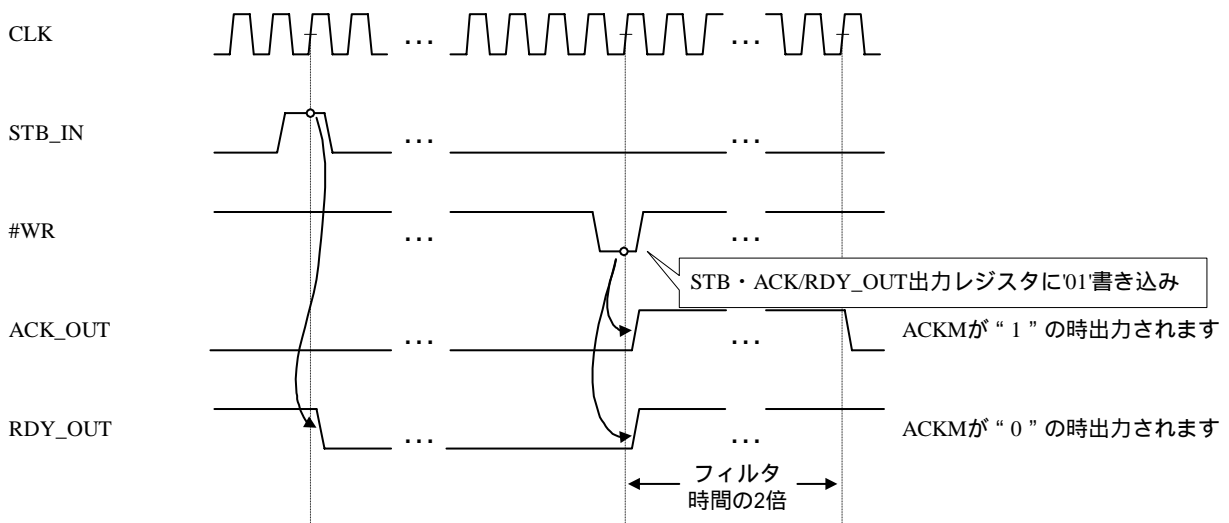


図 4.5 ACK/RDY\_OUT

### 4.4.10 LED 制御レジスタ

ベースアドレスレジスタ#1  
offset = 15H Read/Write  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
LED制御レジスタ	-	-	-	LED2	-	-	-	LED1

本レジスタによりパネルに実装されている LED の表示の制御をします。

#### bit4 : LED2

LED2 の表示を制御します

“ 0 ”：“ STB\_OUT ” の ‘ OFF ’ ‘ ON ’ の変化から 0.5s 程度点灯します。

“ 1 ”：“ STB\_OUT ” の ‘ OFF ’ ‘ ON ’ の変化で点灯し、“ ACK\_IN ”の ‘ OFF ’ ‘ ON ’を検出して消灯します。

#### bit0 : LED1

LED1 の表示を制御します

“ 0 ”：“ STB\_IN ” の ‘ OFF ’ ‘ ON ’ の変化を検出してから 0.5s 程度点灯します。

“ 1 ”：“ STB\_IN ” の ‘ OFF ’ ‘ ON ’ の変化を検出して点灯し、“ ACK/RDY\_OUT ”の ‘ OFF ’ ‘ ON ’ の変化で消灯します。



## 4.5 割り込み部

### 4.5.1 APIC21 割り込みフラグレジスタ

ベースアドレスレジスタ#0  
offset=02H Read  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
APIC21割り込み フラグレジスタ	-	-	-	-	IRQ3	IRQ2	IRQ1	IRQ0

APIC21 における割り込み発生フラグを取得します。本レジスタの値は、“APIC21 割り込みクリアレジスタ”の対応するクリアビットがソフトウェアの処理によりセットされるまでフラグを保持し、システムリセットとソフトウェア・リセットで初期化されます。

- “ 0 ”：割り込み未検出
- “ 1 ”：割り込み検出

#### bit7-bit4

本ボードでは使用しません。

#### bit3：IRQ3

インターバルタイマによる割り込み要因がセットされます。

“APIC21 割り込み要因クリアレジスタ”の bit3 に“ 1 ”を書き込むことでクリアします。

#### bit2-bit1：IRQ2-IRQ1

本ボードでは使用しません。

#### bit0：IRQ0

入力ポートレジスタ、および、制御信号による割り込み要因がセットされます。

デバイスの“入力ポート割り込み要因クリアレジスタ”および“STB・ACK ステータスクリアレジスタ”によりクリアします。

本レジスタの詳細は弊社 web ページ上の“APIC21 技術資料”を参照してください。

### 4.5.2 APIC21 割り込み要因クリアレジスタ

ベースアドレスレジスタ#0  
offset=03H Write  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
APIC21割り込み クリアレジスタ	-	-	-	-	IRC3	-	-	-

IRQ3 のステータスをクリアします。 bit3 に “ 1 ” を書き込むと、IRQ3 がクリアされます。

IRQ0 のクリアはデバイスの “ 入力ポート割り込み要因クリアレジスタ ” および “ STB・ACK ステータスクリアレジスタ ” によりクリアします。

本レジスタの詳細は弊社 web ページ上の “ APIC21 技術資料 ” を参照してください。

### 4.5.3 入力ポート割り込みステータスレジスタ

ベースアドレスレジスタ#1  
offset=16H Read  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
入力ポート割り込みステータスレジスタ	INTS8	INTS7	INTS6	INTS5	INTS4	INTS3	INTS2	INTS1

入力ポートレジスタにおける割り込み発生フラグを取得します。  
“ 入力ポートレジスタ 1~8 ” の bit0 を割り込み入力として使用することができ、“ 割り込みイネーブルレジスタ ” により割り込みの許可 / 禁止を設定します。本レジスタは“ 割り込みイネーブルレジスタ ” で割り込みを許可されたポートの割り込み要因がセットされます。また、“ 割り込みポラリティレジスタ ” により、割り込み要因の入力信号極性を設定できます。本レジスタの値は、“ 入力ポート割り込みクリアレジスタ ” の対応するクリアビットがソフトウェアの処理によりセットされるまでフラグを保持し、システムリセットとソフトウェア・リセットで初期化されます。

“ 0 ”：割り込み未検出

“ 1 ”：割り込み検出

**bit7 : INTS8**

入力ポート 8 で発生する割り込みステータスがセットされます。

**bit6 : INTS7**

入力ポート 7 で発生する割り込みステータスがセットされます。

**bit5 : INTS6**

入力ポート 6 で発生する割り込みステータスがセットされます。

**bit4 : INTS5**

入力ポート 5 で発生する割り込みステータスがセットされます。

**bit3 : INTS4**

入力ポート 4 で発生する割り込みステータスがセットされます。

**bit2 : INTS3**

入力ポート 3 で発生する割り込みステータスがセットされます。

**bit1 : INTS2**

入力ポート 2 で発生する割り込みステータスがセットされます。

**bit0 : INTS1**

入力ポート 1 で発生する割り込みステータスがセットされます。

#### 4.5.4 入力ポート割り込み要因クリアレジスタ

ベースアドレスレジスタ#1  
offset=16H Write  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
入力ポート割り込み 要因クリアレジスタ	CLR8	CLR7	CLR6	CLR5	CLR4	CLR3	CLR2	CLR1

“入力ポート割り込みステータスレジスタ”の割り込み要因をクリアします。“1”を書き込んだビットに対応する“入力ポート割り込みステータスレジスタ”の割り込み要因をクリアします。クリアと割り込みが異なるビットで同時に発生した場合は、割り込み要因がセットされますが、同一のビットでクリアと割り込みが同時に発生した場合は、クリアが優先され、同時に発生した割り込みは無効となります。

**bit7 : CLR8**

入力ポート 8 で発生した割り込みステータスをクリアします。

**bit6 : CLR7**

入力ポート 7 で発生した割り込みステータスをクリアします。

**bit5 : CLR6**

入力ポート 6 で発生した割り込みステータスをクリアします。

**bit4 : CLR5**

入力ポート 5 で発生した割り込みステータスをクリアします。

**bit3 : CLR4**

入力ポート 4 で発生した割り込みステータスをクリアします。

**bit2 : CLR3**

入力ポート 3 で発生した割り込みステータスをクリアします。

**bit1 : CLR2**

入力ポート 2 で発生した割り込みステータスをクリアします。

**bit0 : CLR1**

入力ポート 1 で発生した割り込みステータスをクリアします。

### 4.5.5 割り込みイネーブルレジスタ

ベースアドレスレジスタ#1  
offset=17H~18H Read/Write  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
入力ポート割り込みイネーブルレジスタ	IEN8	IEN7	IEN6	IEN5	IEN4	IEN3	IEN2	IEN1
STB・ACK割り込みイネーブルレジスタ	-	-	-	IENS	-	-	-	IENA

各割り込み要因の許可・禁止の設定を行います

“0”：割り込み禁止

“1”：割り込み許可

- ・ 入力ポート割り込みイネーブルレジスタ

本レジスタで「割り込み許可」に設定された入力ポートの割り込み要因が“入力ポート割り込みステータスレジスタ”に反映されます。

**bit7：IEN8**

入力ポート 8 の割り込みを設定します。

**bit6：IEN7**

入力ポート 7 の割り込みを設定します。

**bit5：IEN6**

入力ポート 6 の割り込みを設定します。

**bit4：IEN5**

入力ポート 5 の割り込みを設定します。

**bit3：IEN4**

入力ポート 4 の割り込みを設定します。

**bit2：IEN3**

入力ポート 3 の割り込みを設定します。

**bit1：IEN2**

入力ポート 2 の割り込みを設定します。

**bit0：IEN1**

入力ポート 1 の割り込みを設定します。

・ STB・ACK 割り込みイネーブルレジスタ

“ STB・ACK ステータスレジスタ ” の値による割り込みの許可 / 禁止を設定します。

**bit4 : IENS**

STB\_IN による割り込みを設定します。

**bit0 : IENA**

ACK\_IN による割り込みを設定します。

### 4.5.6 入力ポート割り込みポラリティレジスタ

ベースアドレスレジスタ#1  
offset=19H      Read/Write  
初期値：00H

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
割り込みポラリティ レジスタ	INTP8	INTP7	INTP6	INTP5	INTP4	INTP3	INTP2	INTP1

入力ポートレジスタによる割り込み要因の入力信号極性を設定します。

本レジスタの各ビットの値により以下のように設定されます。

- “0”：フォトカプラ ‘OFF’    ‘ON’ の変化で割り込み発生。
- “1”：フォトカプラ ‘ON’    ‘OFF’ の変化で割り込み発生。

**bit7：INTP8**

入力ポート 8 の割り込み発生条件を設定します。

**bit6：INTP7**

入力ポート 7 の割り込み発生条件を設定します。

**bit5：INTP6**

入力ポート 6 の割り込み発生条件を設定します。

**bit4：INTP5**

入力ポート 5 の割り込み発生条件を設定します。

**bit3：INTP4**

入力ポート 4 の割り込み発生条件を設定します。

**bit2：INTP3**

入力ポート 3 の割り込み発生条件を設定します。

**bit1：INTP2**

入力ポート 2 の割り込み発生条件を設定します。

**bit0：INTP1**

入力ポート 1 の割り込み発生条件を設定します。

### 4.5.7 タイマカウントレジスタ

Read/Write

ベースアドレスレジスタ#0 の(offset=08H)に “ 2CH ” を書き込んだ後、ベースアドレスレジスタ#0 の(offset=0CH)に設定値を書き込むことによって、“ タイマカウントレジスタ ” の設定をすることができます。

“ タイマカウントレジスタ ” は 32 ビットのレジスタで、最下位ビットがタイマイネーブルビットとなっていて、それ以外の 31 ビットでタイマ時間の設定を行います。

タイマの基準クロックは 1.6 $\mu$ s(625KHz)であり、タイマ割り込み周期は

タイマ割り込み周期 =

$$((\text{レジスタ設定値} - 1) / 2) \times 1.6 \times 10^{-6} \text{ (s)}$$

という計算式で求められます。この式を参考にレジスタの設定を行ってください。

例) タイマ割り込み周期を 150ms に設定したい場合。

$$((x - 1) / 2) \times 1.6 \times 10^{-6} = 150 \times 10^{-3}$$

より、レジスタの値は  $x = 0002DC6DH$  と求められます。

OS により状況は異なりますが、一般にタイマ設定は ms ( 1/1000 秒 ) 単位で設定することをおすすめします。

タイマカウントレジスタ

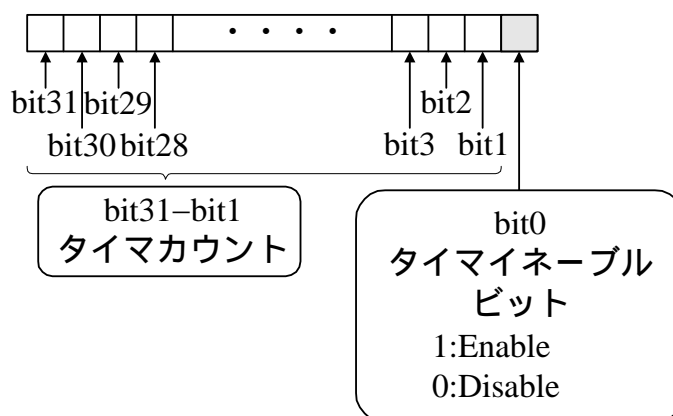


図 4.6 タイマカウントレジスタ

本レジスタの詳細は弊社 web ページ上の “ APIC21 技術資料 ” を参照してください。



## 4.6 BSN ステータスレジスタ

ベースアドレスレジスタ#1  
offset=1AH Read

レジスタ名	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
BSNステータスレジスタ	-	-	-	-	S3	S2	S1	S0

本レジスタでBSNスイッチ(sw1)により設定されているBSNを確認することができます。

Bit3 - Bit0 : S3 - S0

表 4.3 BSN の設定値

S3	S2	S1	S0	Board Status	SW1設定値
0	0	0	0	BSN=00H	0
0	0	0	1	BSN=01H	1
0	0	1	0	BSN=02H	2
0	0	1	1	BSN=03H	3
0	1	0	0	BSN=04H	4
0	1	0	1	BSN=05H	5
0	1	1	0	BSN=06H	6
0	1	1	1	BSN=07H	7
1	0	0	0	BSN=08H	8
1	0	0	1	BSN=09H	9
1	0	1	0	BSN=0AH	A
1	0	1	1	BSN=0BH	B
1	1	0	0	BSN=0CH	C
1	1	0	1	BSN=0DH	D
1	1	1	0	BSN=0EH	E
1	1	1	1	BSN=0FH	F

## 第5章 製品仕様

本製品の仕様を以下に示します。

### 入力部

1. 入力点数 : 8ビット×8ポート 計64点
2. 入力方式 : フォトカプラ LED アノードコモン入力
3. 入力電圧 : +12V ~ +24V
4. 入力電流 : 3mA ~ 6.5mA
5. コモン点数 : 16bit (2ポート)毎に1点 計4点  
STB\_IN , ACK\_OUT 用1点
6. 応答時間 1 : ON時間 : 19 $\mu$ s (TYP)  
OFF時間 : 63 $\mu$ s (TYP)

### 出力部

1. 出力点数 : 8ビット×8ポート 計64点
2. 出力方式 : D\*\*モデル : フォトカプラ+トランジスタ  
L\*\*モデル : フォトカプラ(ダーリントン)
3. 出力電圧 : 24V (MAX)
4. 出力電流 : D\*\*モデル : 200mA/1ビット (MAX)  
L\*\*モデル : 50mA/1ビット (MAX)
5. コモン点数 : 16bit (2ポート)毎に1点 計4点  
STB\_OUT・ACK\_IN 用1点
6. 応答時間( 1) : D\*\*モデル : ON時間 : 3.8 $\mu$ s (TYP)  
OFF時間 : 85 $\mu$ s (TYP) 2  
L\*\*モデル : ON時間 : 3.6 $\mu$ s (TYP)  
OFF時間 : 133 $\mu$ s (TYP) 3

- 1 応答時間とはボード上での応答時間であり、パソコンの処理時間は含まれていません。また、測定条件は以下の図で示します。

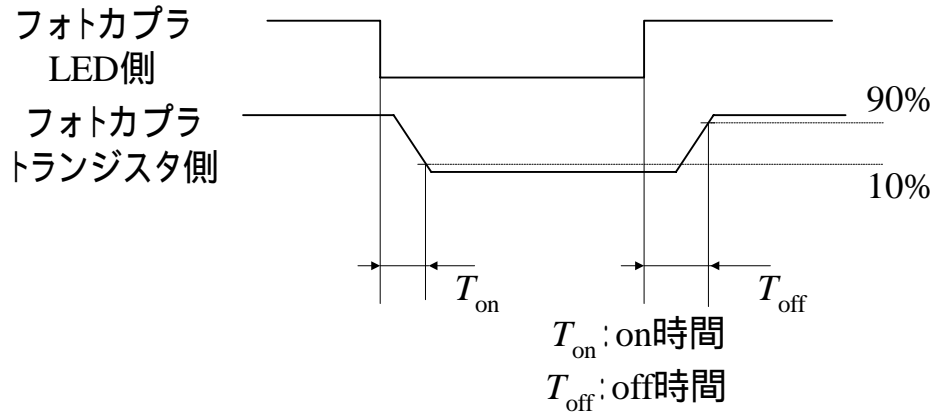


図 5. 1 測定条件

- 2 D\*\*モデル出力応答特性測定回路を以下に示します。

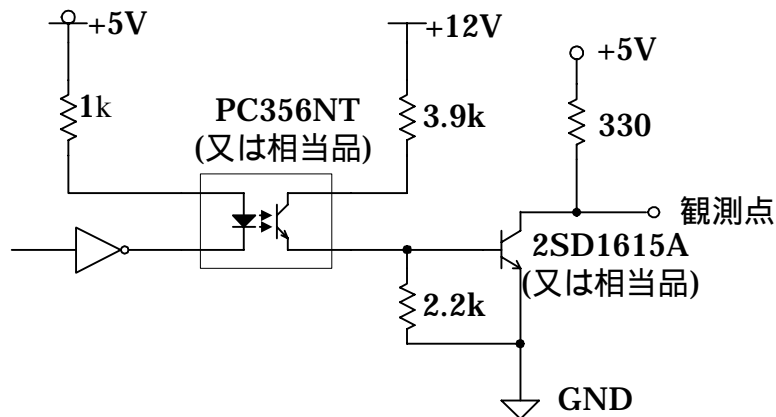


図 5. 2 2 D\*\*モデル出力遅延時間測定回路

- 3 L\*\*モデル出力応答特性測定回路を以下に示します。

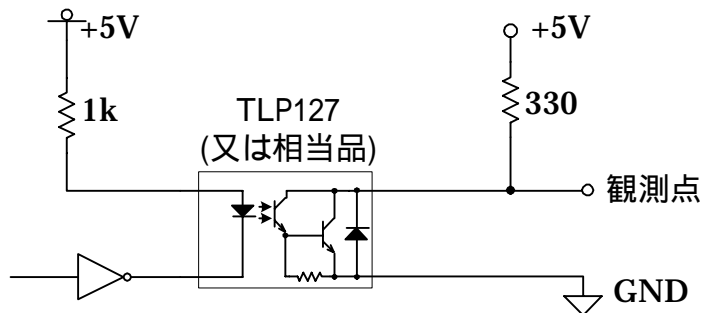


図 5. 3 3 L\*\*モデル出力遅延時間測定回路

その他

1. 絶縁耐圧 : 500V
2. 消費電流 : \*P\*モデル : 1,880mA (MAX) 4  
\*L\*モデル : 960mA (MAX)
3. 外部電源電圧 : +12V ~ +24V (MAX 30V)
4. DC-DC コンバータ  
最大出力電流 : 250mA (最大周囲温度 : +50 )  
125mA (最大周囲温度 : +60 )
5. 占有 I/O アドレス : 32 アドレス
6. 割り込み機能 : 割り込み要因 11 要因
  - 各入力ポートの bit0 8 要因
  - STB\_IN、ACK\_IN 2 要因
  - インターバルタイマ 1 要因使用割り込みリソース INTA(1 点)
7. ボードバス形式 : コンパクト PCI バス準拠
8. 使用可能機種 : コンパクト PCI バスを装備している機種
9. 入出力コネクタ : ヒロセ FX2B-100PA-1.27DSL
10. 電源電圧 :  $\pm 5V \pm 5\%$
11. 動作温度 : +5 ~ +60
12. 保存温度 : - 20 ~ +70
13. 外形寸法 : 160.0mm × 233.5mm ( パネル部分を除く )

4 DC-DC コンバータの出力電流が 250mA の場合

# 付録 A コネクタピンアサイン一覧表

基板名 : aPCI-9131

基板番号 : \_\_\_\_\_

## CN1 (入力系コネクタ)

付属ケーブル番号	機能	信号名	付属ケーブル番号	機能	信号名
A1	入力ポート1	IN01	B1	入力ポート5	IN33
A2		IN02	B2		IN34
A3		IN03	B3		IN35
A4		IN04	B4		IN36
A5		IN05	B5		IN37
A6		IN06	B6		IN38
A7		IN07	B7		IN39
A8		IN08	B8		IN40
A9	入力ポート2	IN09	B9	入力ポート6	IN41
A10		IN10	B10		IN42
A11		IN11	B11		IN43
A12		IN12	B12		IN44
A13		IN13	B13		IN45
A14		IN14	B14		IN46
A15		IN15	B15		IN47
A16		IN16	B16		IN48
A17	入力ポート1,2 +コモン	+EXTV1	B17	入力ポート5,6 +コモン	+EXTV3
A18					
A19	入力ポート1,2 - コモン	- EXTV1	B19	入力ポート5,6 - コモン	- EXTV3
A20					
A21					
A22					
A23	入力ポート3	IN17	B23	入力ポート7	IN49
A24		IN18	B24		IN50
A25		IN19	B25		IN51
A26		IN20	B26		IN52
A27		IN21	B27		IN53
A28		IN22	B28		IN54
A29		IN23	B29		IN55
A30		IN24	B30		IN56
A31	入力ポート4	IN25	B31	入力ポート8	IN57
A32		IN26	B32		IN58
A33		IN27	B33		IN59
A34		IN28	B34		IN60
A35		IN29	B35		IN61
A36		IN30	B36		IN62
A37		IN31	B37		IN63
A38		IN32	B38		IN64
A39	入力ポート3,4 +コモン	+EXTV2	B39	入力ポート7,8 +コモン	+EXTV4
A40					
A41	入力ポート3,4 - コモン	- EXTV2	B41	入力ポート7,8 - コモン	- EXTV4
A42					
A43					
A44					
A45	ストローブ入力	STB_IN	B45	予約	-
A46	アクリッジ出力	ACK/RDY_OUT	B46	予約	-
A47	STB/ACK +コモン	+EXTVC	B47	STB/ACK +コモン	+EXTVC
A48	STB/ACK -コモン	- EXTV2	B48	STB/ACK -コモン	- EXTV2
A49	コモン電源(+12V)	+COM	B49	コモン電源(+12V)	+COM
A50	コモン電源(GND)	- COM	B50	コモン電源(GND)	- COM

: 割り込み要因としても使用できます。

基板名 : aPCI-9131  
 基板番号 : \_\_\_\_\_

CN2 (出力系コネクタ)

付属ケーブル 番号	機能	信号名	付属ケーブル 番号	機能	信号名		
A1	出力ポート1	OUT01	B1	出力ポート5	OUT33		
A2		OUT02	B2		OUT34		
A3		OUT03	B3		OUT35		
A4		OUT04	B4		OUT36		
A5		OUT05	B5		OUT37		
A6		OUT06	B6		OUT38		
A7		OUT07	B7		OUT39		
A8		OUT08	B8		OUT40		
A9	出力ポート2	OUT09	B9	出力ポート6	OUT41		
A10		OUT10	B10		OUT42		
A11		OUT11	B11		OUT43		
A12		OUT12	B12		OUT44		
A13		OUT13	B13		OUT45		
A14		OUT14	B14		OUT46		
A15		OUT15	B15		OUT47		
A16		OUT16	B16		OUT48		
A17	出力ポート1,2 +コモン	+COM1_CN2	B17	出力ポート5,6 +コモン	+COM3_CN2		
A18							
A19	出力ポート1,2 -コモン	- COM1_CN2	B19	出力ポート5,6 -コモン	- COM3_CN2		
A20							
A21							
A22							
A23	出力ポート3	OUT17	B23	出力ポート7	OUT49		
A24		OUT18	B24		OUT50		
A25		OUT19	B25		OUT51		
A26		OUT20	B26		OUT52		
A27		OUT21	B27		OUT53		
A28		OUT22	B28		OUT54		
A29		OUT23	B29		OUT55		
A30		OUT24	B30		OUT56		
A31		出力ポート4	OUT25		B31	出力ポート8	OUT57
A32			OUT26		B32		OUT58
A33	OUT27		B33	OUT59			
A34	OUT28		B34	OUT60			
A35	OUT29		B35	OUT61			
A36	OUT30		B36	OUT62			
A37	OUT31		B37	OUT63			
A38	OUT32		B38	OUT64			
A39	出力ポート3,4 +コモン	+COM2_CN2	B39	出力ポート7,8 +コモン	+COM4_CN2		
A40							
A41	出力ポート3,4 -コモン	- COM2_CN2	B41	出力ポート7,8 -コモン	- COM4_CN2		
A42							
A43							
A44							
A45	ストロープ出力	STB_OUT	B45	予約	-		
A46	アクリッジ入力	1 ACK_IN	B46	予約	-		
A47	STB/ACK +コモン	+COMC_CN2	B47	STB/ACK +コモン	+COMC_CN2		
A48	STB/ACK -コモン	- COMC_CN2	B48	STB/ACK -コモン	- COMC_CN2		
A49	2 コモン電源	+V_OUT	B49	2 コモン電源	+V_OUT		
A50	2 コモン電源	- V_OUT	B50	2 コモン電源	- V_OUT		

1: 割り込み要因としても使用できます。

2: JP13,JP14の設定により、DC-DCコンバータの出力をコモン電源として供給することができます。

(詳細は「2.1.2 ジャンパ設定と外部電源について」を参照してください)

## 製品のメンテナンスについて

ハードウェア製品の故障修理やメンテナンスなどについて、弊社 株式会社アドテックシステムサイエンスでは、製品をお送りいただいて修理/メンテナンスを行い、ご返送する、センドバック方式で承っております。

保証書に記載の条件のもとで、保証期間中の製品自体に不具合が認められた場合は、その製品を無償で修理いたします。

保証期間終了後の製品について修理が可能な場合、又は改造など保証の条件から外れたご使用による故障の場合は、有償修理となりますのであらかじめご了承ください。

修理やメンテナンスのご依頼にあたっては、保証書を製品に添え、ご購入時と同程度以上の梱包状態に『精密部品取扱い注意』と表示のうえお送りください。

また、ご送付されるときは、製品が迷子にならないよう、前もって受け担当者をご確認ください。

製品が弊社に到着するまでの事故につきましては、弊社は責任を負いかねますので、どうか安全な輸送方法をお選びください。

以上の要項は日本国内で使用される製品に適用いたします。

日本の国外で製品を使用される場合の保守サービスや技術サービス等につきましては、弊社の各営業所にご相談ください。

## 製品のお問い合わせについて

お買い求めいただいた製品に対する次のようなお問い合わせは、お求めの販売店又は株式会社アドテックシステムサイエンスの各営業所にご連絡ください。

- ・ お求めの製品にご不審な点や万一欠品があったとき
- ・ 製品の修理
- ・ 製品の補充品や関連商品について
- ・ 本製品を使用した特注製品についてのご相談

技術サポート                      技術的な内容のお問い合わせは、「ファックス」「E-mail」のいずれかにて、下記までお問い合わせください。また、お問い合わせの際は、内容をできるだけ詳しく具体的にお書きくださるようお願いいたします。

技術的な内容のお問い合わせ先

株式会社 アドテック システム サイエンス      テクニカルセンター  
〒240-0005

神奈川県横浜市保土ヶ谷区神戸町 134    YBP ハイテクセンター 1F

Fax                      045-331-7770

E-mail                 support@adtek.co.jp



## 改訂履歴

版	章.節	項目	変更内容
2		製品に同梱されるもの	サポートディスク(フロッピーディスク) 3枚を削除
	2.1.2	ジャンパ設定と外部電源について	<ul style="list-style-type: none"> <li>・ 節タイトルに「(*P*モデル)」の記述を追加.</li> <li>・ 「表 2.2 入力部ジャンパ設定」の表にジャンパショートによる機能の説明を追加.</li> <li>・ 「表 2.3 出力部ジャンパ設定」の表にジャンパショートによる機能の説明を追加.</li> </ul>
	2.3	外部機器との接続方法	<ul style="list-style-type: none"> <li>・ で始まる各項目を番号表示に変更する.</li> <li>・ 「 出力部の接続例」で、「1)*P*モデル」の説明を「DP*モデル」の説明と「LP*モデル」の説明に分けて記述.</li> <li>・ 「 出力部の接続例」で、「2)外部電源を2次側電源として使用する場合」の説明を「D**モデル」の説明と「L**モデル」の説明に分けて記述.</li> </ul>
	2.4	サポートディスクについて	<ul style="list-style-type: none"> <li>・ 項目削除</li> </ul>
	3.2.4	出力回路	<ul style="list-style-type: none"> <li>・ 図 3.3 を変更</li> </ul>
		製品のお問い合わせについて	<ul style="list-style-type: none"> <li>・ テクニカルセンターの電話案内を削除</li> </ul>

aPCI-9000 シリーズ  
入力 64 点/出力 64 点絶縁型パラレル I/O ボード  
aPCI-9131  
ユーザーズマニュアル

初版発行 2002 年 1 月 23 日  
第 2 版発行 2003 年 9 月 1 日  
発行所 株式会社 アドテック システム サイエンス  
〒240-0005 神奈川県横浜市保土ヶ谷区神戸町 134  
YBP ハイテクセンター 1F  
Tel 045-331-7575 (代) Fax 045-331-7770

落丁・乱丁はお取り替えいたします。

不許複製

CPCI-051-030901  
© ADTEK SYSTEM SCIENCE Co.,Ltd. 2003